

วงจรมอสสายพานกระแสยุคที่สองอาศัยพื้นฐานโอทีเอแบบทั่วไปที่ใช้วิธีการไบแอสที่ขาบอดี้
และทรานซิสเตอร์แบบเกทลอยเสมือนทำงานที่แรงดันไฟเลี้ยงต่ำ
Low-Voltage Simple CMOS CCII Based on OTA with Bulk-Driven and QFG MOS
Transistor Techniques

ธวัชชัย ทองเหลี่ยม และ โสภภาพรรณ สุวรรณสว่าง
โปรแกรมวิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิทยาศาสตร์และเทคโนโลยี มหาวิทยาลัยราชภัฏนครปฐม
E-mail thawatchait@npru.ac.th และ Sopapun@npru.ac.th

บทคัดย่อ

บทความนี้นำเสนอวงจรมอสสายพานกระแสยุคที่สองซึ่งอาศัยหลักการของวงจรมอสโอทีเอและใช้อุปกรณ์อิเล็กทรอนิกส์แบบใหม่ ซึ่งทำงานภายใต้ไฟเลี้ยง 1 โวลต์ วงจรภาคอินพุตได้ถูกออกแบบให้ใช้ การบ่อนแรงดันที่ขาบอดี้ และทรานซิสเตอร์เสมือนเกทลอย ขณะที่ภาคเอาต์พุตถูกต่อในลักษณะคลาส-เอบี ด้วยทรานซิสเตอร์เสมือนเกทลอย งานวิจัยนี้ได้ออกแบบให้วงจรมอสสามารถทำงานที่แรงดันไฟเลี้ยงต่ำมากได้ วงจรมอสสายพานกระแสยุคที่สองที่นำเสนอนี้ถูกออกแบบโดยใช้เทคโนโลยีซีมอสขนาด 0.18 ไมโครเมตร จากผลการจำลองวงจรมอสสายพานกระแสยุคที่สองที่นำเสนอแสดงแรงดันอินพุตและเอาต์พุตสวิงมีช่วงปฏิบัติการกว้าง และผลการจำลองพบว่าแรงดัน $v_x = v_y$ และ $i_z = i_x$ ในลักษณะเชิงเส้น

คำสำคัญ: วงจรมอสสายพานกระแสยุคที่สอง, โอทีเอ, แรงดันไฟเลี้ยงต่ำ, ทรานซิสเตอร์เสมือนเกทลอย, การบ่อนแรงดันที่ขาบอดี้

Abstract

This paper presents the 1 V simple CMOS CCII based on OTA and the new electronics building blocks. The input stage of the circuit is designed using by bulk-driven and quasi-floating-gate (QFG) transistor while QFG transistors in the output stage are connected in the class AB configuration. The low-voltage techniques are employed, enabling the circuit to operate under low supply voltage. Simulation results using the 0.18 μm CMOS technology demonstrate that the propose circuit has the wide range in rail-to-rail input and output swings. Moreover, the results are included to verify that the voltage and current transfer characteristic, $v_x = v_y$ and $i_z = i_x$, is linear.

Keywords: CCII, OTA-Based, low voltage, quasi-floating-gate transistor, bulk-driven transistor.

1. บทนำ

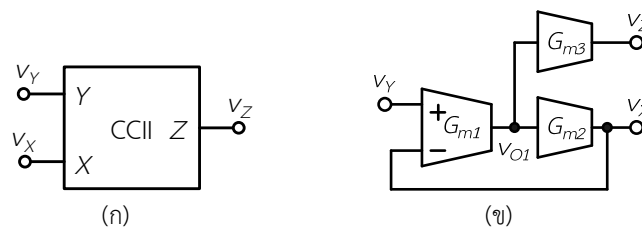
วงจรสายพานกระแสยุคที่สอง (S. A. Smith และ K. C. Smith) คือวงจรที่ทำงานในโหมดกระแส ซึ่งวงจรมีโหมดกระแสมีข้อดีที่กว้างจรโหมดแรงดันในเรื่องย่านการสวิงของสัญญาณและแบนด์วิดท์ที่กว้างกว่า วงจรสายพานกระแสยุคที่สองถูกนำไปประยุกต์ใช้งานเป็นวงจรถ่ายโอนความนำ วงจรขยายกระแส วงจรกรองความถี่ วงจรกำเนิดสัญญาณหรือวงจรรอสซิลเลเตอร์ และวงจรรวมอื่น ๆ

ในปัจจุบันนี้ วงจรอิเล็กทรอนิกส์ประเภทวงจรรวมมีขนาดลดลงตามไฟเลี้ยง ส่งผลให้วงจรมีแนวโน้มที่จะต้องทำงานภายใต้ไฟเลี้ยงหนึ่งโวลต์หรือต่ำกว่า (Shouli Yan และ Edgar Sanchez-Sinencio) ขณะเดียวกันย่านการสวิงของสัญญาณเทียบกับสัญญาณรบกวนมีขนาดน้อยลง ซึ่งแรงดันขีดเริ่ม คือข้อจำกัดหนึ่งของวงจรรวมทำงานที่แรงดันไฟเลี้ยงต่ำมากไม่ได้ วงจรสายพานกระแสยุคที่สองถูกออกแบบด้วยพื้นฐานของวงจรถานลิเนียร์ (V. Kasemsuwan และ W. Nakhlo) วงจรมีช่วงปฏิบัติการที่กว้าง แต่ไม่สามารถทำงานภายใต้แรงดันไฟเลี้ยงต่ำมากได้ วงจรสายพานกระแสยุคที่สองถูกออกแบบด้วยพื้นฐานของวงจรรีโอทีเอ (G. Ferri, and N. C. Guerrini) ซึ่งใช้วิธีการไบอัสที่ขาเกตของมอสเฟต วิธีการออกแบบดังกล่าวสามารถทำให้วงจรสายพานกระแสยุคที่สองมีอินพุตโหนด v_Y และเอาต์พุตโหนด v_X ที่สามารถสวิงกว้างได้ และกระแสอินพุต i_X เท่ากับกระแสเอาต์พุต i_Z แต่ในกรณีการสร้างวงจรรีโอทีเอด้วยภาคอินพุต nMOS เมื่อสัญญาณสวิงมากวงจรมีความสามารถทำงานได้ แต่เมื่อสัญญาณสวิงน้อยกว่าแรงดันขีดเริ่ม วงจรไม่สามารถทำงานได้ ในทางตรงข้าม เมื่อวงจรสายพานกระแสยุคที่สองใช้มอสเฟต pMOS เมื่อวงจรมีสัญญาณอินพุตสวิงมาก วงจรไม่สามารถทำงานได้ แต่เมื่อสัญญาณอินพุตสวิงน้อยกว่าแรงดันขีดเริ่มของ pMOS วงจรจะสามารถทำงานได้ดี การออกแบบด้วยการป้อนแรงดันอินพุตที่ขาเกตของ nMOS หรือ pMOS วงจรจะมีข้อจำกัดในเรื่องการสวิง งานวิจัย (F. Khatib, N. Khatip, และ D. Kubanek) ใช้วิธีการไบอัสที่ขาบอร์ดีมาออกแบบวงจรรขยายคู่ผลต่างซึ่งแรงดันไฟเลี้ยงต่ำได้ เนื่องจากภาคเอาต์พุตต่อในลักษณะแคสโคด ดังนั้น แรงดันเอาต์พุตไม่สามารถสวิงได้กว้าง มีนักวิจัยได้นำเสนอวงจรรขยายที่ใช้ทรานซิสเตอร์แบบเกตลอย (R. Fani, และ E. Farshidi) ซึ่งอินพุตและเอาต์พุตของวงจรมีความสามารถสวิงกว้างได้ เนื่องจากตัวเก็บประจุมีค่ามากหลายตัวส่งผลให้ความสามารถในการทำงานของวงจรมีขีดจำกัด

งานวิจัยนี้นำเสนอวงจรสายพานกระแสยุคที่สองซึ่งใช้วิธีการออกแบบวงจรรภาคอินพุตด้วยทรานซิสเตอร์ไบอัสที่ขาบอร์ดี และทรานซิสเตอร์เสมือนเกตลอย เพื่อให้วงจรมีการทำงานภายใต้แรงดันไฟเลี้ยงต่ำ และเอาต์พุตของวงจรมีช่วงปฏิบัติการกว้าง ในบทความวิจัยนี้มีรายละเอียดดังต่อไปนี้ หัวข้อที่ 2 อธิบายคุณลักษณะของวงจรสายพานยุคที่สอง หัวข้อที่ 3 มีการนำเสนอวงจรสายพานกระแสยุคที่สองที่ใช้ทรานซิสเตอร์เสมือนเกตลอย และทรานซิสเตอร์ที่ป้อนแรงดันที่ขาบอร์ดี และอธิบายการทำงาน หัวข้อที่ 4 แสดงผลการจำลองวงจรสายพานกระแสยุคที่สองที่นำเสนอเทียบกับวงจรสายพานกระแสยุคที่สองที่ป้อนสัญญาณอินพุตที่ขาเกต และหัวข้อที่ 5 สรุปผลงานวิจัย

2. คุณลักษณะวงจรสายพานกระแสยุคที่สอง

ภาพที่ 1(ก) แสดงสัญลักษณ์วงจรสายพานกระแสยุคที่สอง ประกอบด้วยโหนด v_Y , v_X และ v_Z เมื่อ v_Y คือ แรงดันอินพุต v_X และ v_Z คือแรงดันเอาต์พุต กระแส i_X คือ กระแสอินพุต และกระแส i_Z คือกระแสเอาต์พุต ภาพที่ 1(ข) แสดงบล็อกไดอะแกรมวงจรสายพานกระแสยุคที่สองที่นำเสนอ ประกอบด้วยวงจรถ่ายโอนความนำภาคที่หนึ่ง (G_{m1}) และวงจรถ่ายโอนความนำภาคที่สอง ($G_{m2,3}$) จำนวนสองวงจรต่อลักษณะขนานกัน ซึ่งเอาต์พุตของ G_{m2} (v_X) ต่อป้อนกลับไปยังอินพุตขาลบของ G_{m1} ในลักษณะป้อนกลับแบบลบ (Negative feedback) คุณลักษณะของบล็อกไดอะแกรมวงจรสายพานกระแสยุคที่สองจะเป็นไปตามสมการที่ (1) กล่าวคือ แรงดัน $v_X = v_Y$ และ $i_Z = i_X$ เมื่อ $i_Y = 0$



ภาพที่ 1 วงจรสายพานกระแสยุคที่สอง (ก) สัญลักษณ์ (ข) บล็อกไดอะแกรมวงจรมที่นำเสนอ

$$\begin{bmatrix} v_X \\ i_Y \\ i_Z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 0 & 0 & 0 \\ 1 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_X \\ v_Y \\ v_Z \end{bmatrix} \quad (1)$$

3. วงจรสายพานกระแสยุคที่สองที่ใช้วิธีการออกแบบให้ทำงานที่แรงดันไฟเลี้ยงต่ำ

3.1 มอสเฟตที่ใช้การไบอัสที่ขาเกต

ภาพที่ 2 (ก) แสดงวงจรขยายเชิงปฏิบัติการ ซึ่งประกอบด้วยวงจรรขยายสองภาค ภาคที่หนึ่งประกอบด้วยมอสเฟต $M_1 - M_4$ และวงจรรภาคเอาต์พุตประกอบด้วยมอสเฟต M_5 และ M_6 การทำงานของวงจรรสามารถอธิบายได้ดังนี้ เมื่อสัญญาณอินพุตผลต่างเข้ามาที่ v_{IN+} และ v_{IN-} สัญญาณดังกล่าวจะถูกขยายออกไปที่โหนด v_{O1} แรงดันที่โหนด v_{O1} ถูกขยายโดยวงจรรขยายภาคเอาต์พุต ($M_{3a,b} - M_{4a,b}$) ซึ่งต่อในลักษณะคลาส-เอบี (J. Ramirez-Angulo, R. G. Carvajal, J. A. Galan, และ A. Lopez-Martin) แรงดันไบอัสมีค่าเท่ากับ V_{B2} โดยไบอัสผ่านตัวต้านทาน R_{G3a} และ R_{G4a} ซึ่งมีค่าความต้านทานมาก ตัวต้านทาน R_{C1} และตัวเก็บประจุ C_{C1} ทำหน้าที่ชดเชยผลตอบสนองความถี่ของวงจรรขยายให้มีเสถียรภาพ

ภาพที่ 2 (ข) แสดงวงจรรสายพานกระแสยุคที่สองแบบแรงดันไบอัสที่ขาเกต ซึ่งวงจรรประกอบด้วยวงจรรภาคที่หนึ่งประกอบด้วยมอสเฟต $M_1 - M_4$ และวงจรรภาคเอาต์พุตประกอบด้วยมอสเฟต $M_5 - M_8$ วงจรรสายพานกระแสยุคที่สองแบบแรงดันไบอัสที่ขาเกตอาศัยหลักการของวงจรรขยายเชิงปฏิบัติการด้วยวิธีการต่อวงจรในลักษณะป้อนกลับแบบลบ กล่าวคือขา v_{IN+} ถูกกำหนดให้เป็นโหนด Y และขา v_{IN-} ถูกต่อเข้ากับเอาต์พุต V_{out} ถูกกำหนดเป็นโหนด X การทำงานของวงจรรสามารถอธิบายได้ดังนี้ เมื่อสัญญาณอินพุตเข้ามาที่ v_Y ของมอสเฟต M_1 วงจรรภาคอินพุตจะทำการขยายสัญญาณที่ v_{O1} และถูกขยายต่อที่ภาคเอาต์พุต $M_5 - M_6$ เนื่องจากหลักการการทำงานของวงจรรป้อนกลับแบบลบ แรงดัน v_X จะมีค่าเท่ากับ v_Y เราสามารถวิเคราะห์หาค่าความต้านทานที่โหนด X ซึ่งสามารถหาได้ในสมการที่ 2

$$R_X \cong \frac{1}{g_{m1(2)}(r_{O1} \parallel r_{O3})(g_{m5} + g_{m6})} \quad (2)$$

เมื่อ $g_{m1(2)}$ คือค่าถ่ายโอนความนำ $M_{1,2}$ g_{m5} และ g_{m6} คือค่าถ่ายโอนความนำ M_5 และ M_6 และ r_{O1} และ r_{O3} คือค่าความต้านทานเอาต์พุตของมอสเฟต M_1 และ M_3

วงจรรภาคเอาต์พุต $M_7 - M_8$ ถูกต่อขนานกับ $M_5 - M_6$ เมื่อเกิดแรงดันเอซีที่ v_{O1} อันเนื่องมาจากกระแสอินพุตที่โหนด X มอสเฟตจะทำการจ่ายและดึงกระแสตามมอสเฟต $M_5 - M_6$ ดังนั้น วงจรรภาคเอาต์พุต $M_7 - M_8$ ถูกกำหนดเป็นโหนด Z หลักการทำงานของวงจรรสามารถอธิบายได้ดังนี้ เมื่อไบอัสแรงดัน v_Y และป้อนกระแส i_X เข้าที่โหนด X จะเกิดแรงดันเอซีที่ v_{O1} แรงดัน v_{O1} ถูกเปลี่ยนเป็นกระแส i_Z ดังนั้น กระแส i_Z จะเท่ากับกระแส i_X

3.2 มอสเฟตที่ใช้การไบอัสที่ขาบอดี้

ภาพที่ 2 (ค) แสดงวงจรรสายพานกระแสยุคที่สองที่นำเสนอซึ่งวงจรรสายพานกระแสยุคที่สองแบบมอสเฟตที่ใช้การไบอัสที่ขาบอดี้ ซึ่งประกอบด้วยวงจรรขยายสองภาค ภาคที่หนึ่งประกอบด้วยมอสเฟต $M_1 - M_4$ และภาคที่สองประกอบด้วยมอสเฟต $M_5 - M_8$ ภาคเอาต์พุตจะทำงานลักษณะคลาส-เอบี

การทำงานของวงจรรสามารถอธิบายได้ดังนี้ เมื่อสัญญาณอินพุตเข้ามาที่ v_Y (ขาบอดี้) ของมอสเฟต M_1 วงจรรภาคอินพุตจะทำการขยายสัญญาณที่ v_{O1} และถูกขยายต่อที่ภาคเอาต์พุต $M_5 - M_6$ เนื่องจากหลักการการทำงานของวงจรรป้อนกลับแบบลบ แรงดัน v_X จะมีค่าเท่ากับ v_Y เราสามารถวิเคราะห์หาค่าความต้านทานที่โหนด X ซึ่งสามารถหาได้ในสมการที่ 3

$$R_X \cong \frac{1}{g_{mb1(2)}(r_{O1} \parallel r_{O3})(g_{m5} + g_{m6})} \quad (3)$$

เมื่อ $g_{mb1(2)}$ คือค่าถ่ายโอนความนำ $M_{1(2)}$

หลักการทํางานโหมดกระแสของวงจรรายพานกระแสยุคที่สองที่นำเสนอมีลักษณะการทํางานเช่นเดียวกับวงจรรายพานกระแสยุคที่สองแบบไบอัสที่ขาเกต

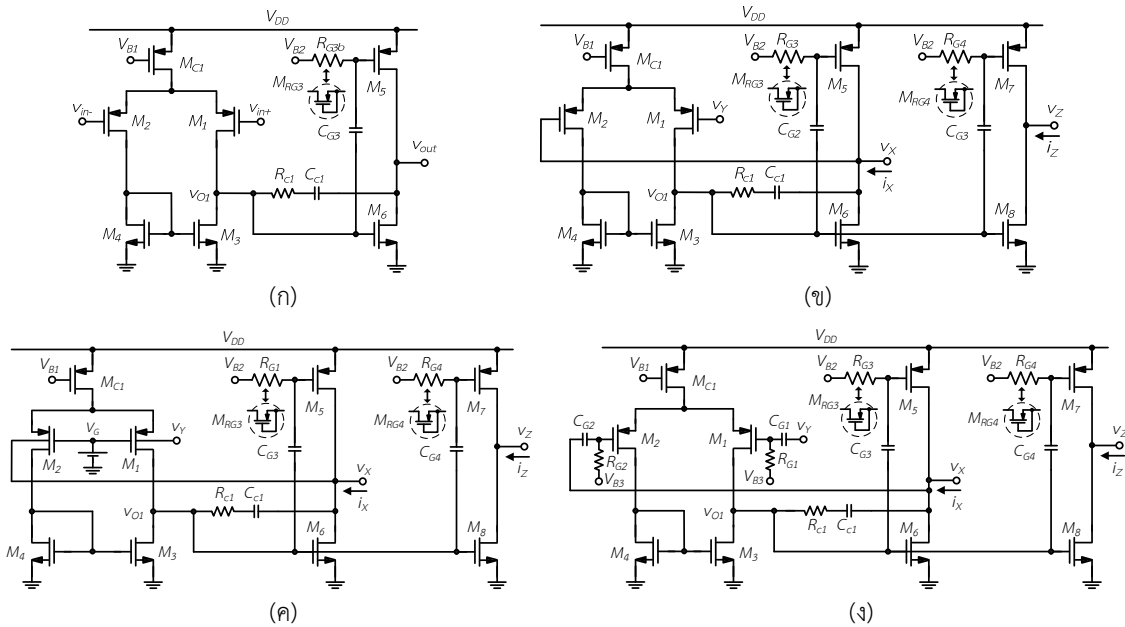
3.3 มอสเฟตแบบเกตลอยเสมือน

ภาพที่ 2 (ค) แสดงวงจรรายพานกระแสยุคที่สองที่นำเสนอซึ่งวงจรรายพานกระแสยุคที่สองแบบมอสเฟตแบบเกตลอยเสมือนประกอบด้วยวงจรรายพานสองภาค ภาคที่หนึ่งประกอบด้วยมอสเฟต M_1-M_4 และภาคที่สองประกอบด้วยมอสเฟต M_5-M_8 สัญญาณอินพุตต่อกับตัวเก็บประจุซึ่งเชื่อมต่อกันระหว่างอินพุตกับขาเกตของทรานซิสเตอร์ M_1 และ M_2 ซึ่งเป็นเกตลอยเสมือน (QFG) เราสามารถไบอัสให้วงจรรายพานอินพุตทํางานที่แรงดันไฟเลี้ยงต่ำได้โดยไบอัสมอสเฟตด้วยแรงดัน ซึ่งแรงดันไบอัสมีค่าเท่ากับ V_{B3} โดยไบอัสผ่านตัวต้านทาน R_{G1} และ R_{G2}

การทํางานของวงจรรายพานสามารถอธิบายได้ดังนี้ เมื่อสัญญาณอินพุตเข้ามาที่ V_Y (ขาตัวเก็บประจุที่เชื่อมต่อกันระหว่างอินพุตกับขาเกตลอยเสมือน) ของมอสเฟต M_1 วงจรภาคอินพุตจะทํางานขยายสัญญาณที่ V_{O1} และถูกขยายต่อที่ภาคเอาต์พุต M_5-M_8 เนื่องจากหลักการทํางานของวงจรรายพานแบบลบ แรงดัน V_X จะมีค่าเท่ากับ V_Y เราสามารถวิเคราะห์หาค่าความต้านทานที่โหลด X ซึ่งสามารถหาได้ในสมการที่ 4

$$R_X \cong \frac{1}{g_{m1(2)}(r_{O1} \parallel r_{O3})(g_{m5} + g_{m6})} \quad (4)$$

หลักการทํางานโหมดกระแสของวงจรรายพานกระแสยุคที่สองที่นำเสนอมีลักษณะการทํางานเช่นเดียวกับวงจรรายพานกระแสยุคที่สองแบบไบอัสที่ขาเกต

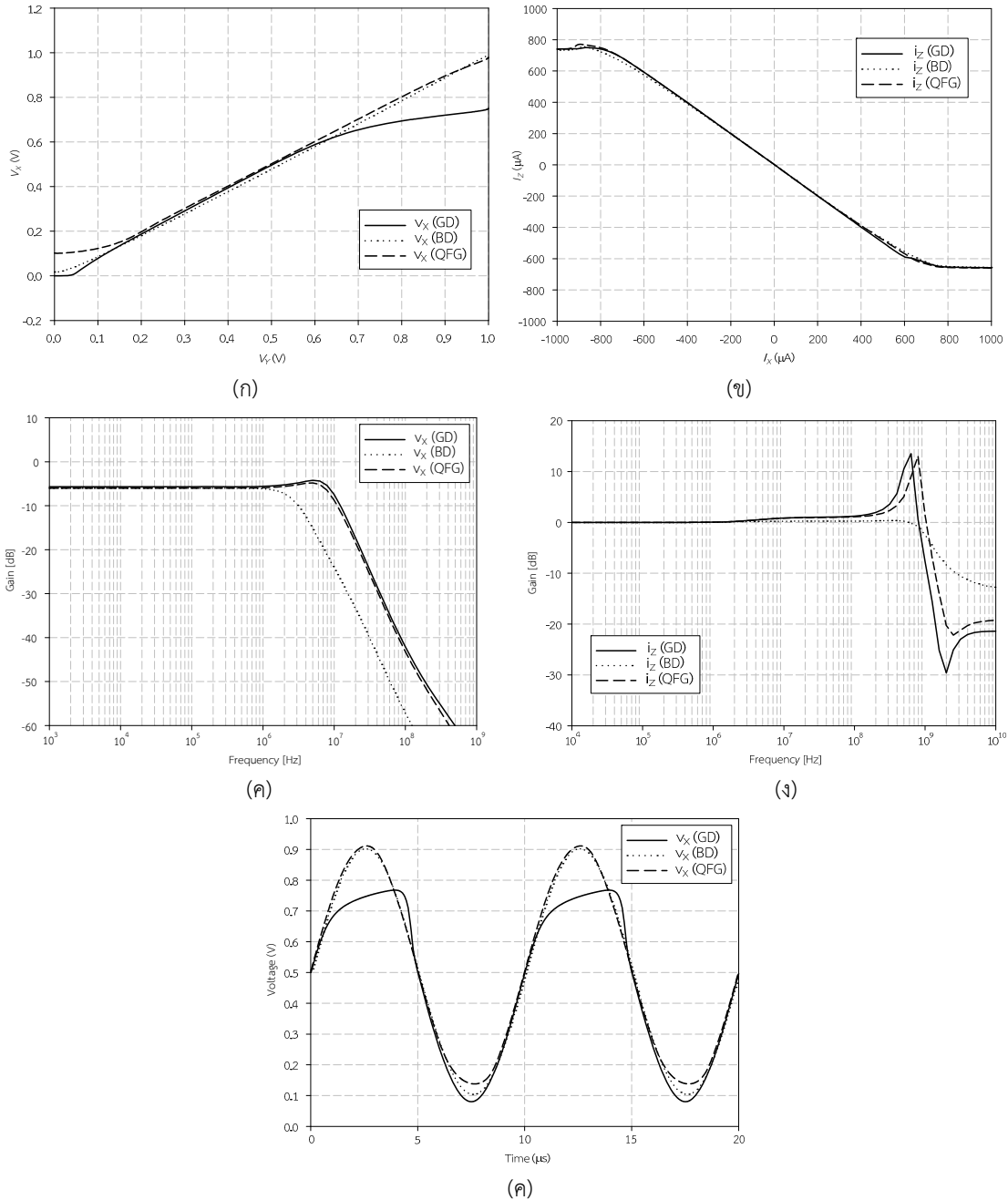


ภาพที่ 2 (ก) วงจรรายพานเชิงปฏิบัติการ (ข) วงจรรายพานกระแสยุคที่สองใช้ทรานซิสเตอร์ไบอัสที่ขาเกต (ค) วงจรรายพานกระแสยุคที่สองใช้ทรานซิสเตอร์ไบอัสที่ขาบอดี้ และ (ง) วงจรรายพานกระแสยุคที่สองใช้ทรานซิสเตอร์แบบเกตลอยเสมือน

4. การจำลองและผลการจำลอง

งานวิจัยนี้ได้ใช้โปรแกรม HSPICE ทํางานจำลองผลการทํางานของวงจรรายพานที่นำเสนอ ซึ่งใช้เทคโนโลยีซีมอสขนาด 0.18 ไมโครเมตร และทุกวงจรรายพานภายใต้ไฟเลี้ยง 1 โวลต์ กระแสขงที่ภาคอินพุตมีค่าเท่ากับ 20 ไมโครแอมป์ และเอาต์พุตมีค่าเท่ากับ 10 ไมโครแอมป์ วงจรในรูปแบบที่ 3 (ข) (ค) และ (ง) บ่อนแรงดันไบอัสที่ขาเกตเท่ากับ 0.5 โวลต์ ขณะที่ภาคเอาต์พุตบ่อน

แรงดันไบอัสที่ขาเกตของพีมอสเท่ากับ 0.5 โวลต์ ซึ่งป้อนผ่านตัวต้านทาน $R_{G1} - R_{G4}$ ค่าความต้านทานที่ใช้ไบอัสทรานซิสเตอร์มีค่าสูงมากซึ่งตัวต้านทานถูกสร้างด้วยมอสเฟต pMOS โดยที่ทรานซิสเตอร์ทุกตัวทำงานในย่านคัทออฟ รูปที่ 4 แสดงผลการทดลองของสายพานกระแสยุคที่สอง



ภาพที่ 3 ผลการจำลองการทำงานของวงจรที่นำเสนอ (ก) แรงดัน v_x เทียบกับ แรงดัน v_y (ข) กระแสเอาต์พุต i_z เทียบกับ i_x (ค) ผลการตอบสนองทางความถี่ v_x/v_y (ง) ผลการตอบสนองทางความถี่ i_z/i_x และ (จ) แรงดันเอาต์พุต v_x

ภาพที่ 3 แสดงผลการจำลองการทำงานของวงจรสายพานกระแสยุคที่สองที่นำเสนอ ซึ่งภาพที่ 3(ก) แสดงผลการจำลองการป้อนแรงดันที่โหนด $Y (v_y)$ ซึ่งทำการปรับค่าตั้งแต่ -1.5 โวลต์ ถึง 1.5 โวลต์ แล้ววัดแรงดันที่โหนด $X (v_x)$ จากผลการจำลองพบว่าแรงดันที่โหนด $X (v_x)$ ของวงจรสายพานกระแสยุคที่สองที่นำเสนอสามารถตามแรงดันที่โหนด $Y (v_y)$ ได้ หรือ

$v_x = v_y$ ภาพที่ 3(ข) แสดงผลการจำลองการป้อนกระแส (i_x) เข้าที่โหนด X ซึ่งทำการปรับค่าตั้งแต่ $-1000 \mu A$ ถึง $1000 \mu A$ แล้วทำการวัดกระแสเอาต์พุต i_z จากผลการทดลองพบว่ากระแสเอาต์พุต i_z วงจรสายพานกระแสยุคที่สองที่นำเสนอสามารถตามกระแสอินพุต i_x ได้ในช่วง $600 \mu A$ ถึง $-600 \mu A$ ภาพที่ 3(ค) แสดงผลการตอบสนองความถี่ v_x/v_y พบว่าความถี่ของวงจรสายพานกระแสยุคที่สองแบบไบอัสที่ขาเกตมีค่าเท่ากับ 11 MHz วงจรสายพานกระแสยุคที่สองแบบไบอัสที่ขาออดีมีค่าเท่ากับ 2.85 MHz และ วงจรสายพานกระแสยุคที่สองแบบเกตลอยเสมือนมีค่าเท่ากับ 10.5 MHz ภาพที่ 3(ง) แสดงผลการตอบสนองความถี่ i_z/i_x จากผลการทดลองพบว่าวงจรสายพานกระแสที่ป้อนแรงดันอินพุตที่ขาเกตมีค่าความถี่ 877 MHz วงจรสายพานกระแสยุคที่สองแบบป้อนแรงดันที่ขาออดีมีค่าความถี่ 1.06 GHz และ วงจรสายพานกระแสยุคที่สองแบบเกตลอยเสมือนมีค่าเท่ากับ 1.13 GHz ภาพที่ 3(จ) แสดงแรงดันเอาต์พุต v_x ของวงจรสายพานกระแสยุคที่สองที่นำเสนอ เมื่อป้อนสัญญาณไซน์ที่ความถี่ 100 kHz จากผลการทดลองพบว่าแรงดันเอาต์พุตสวิงของวงจรสายพานกระแสยุคที่สองที่นำเสนอมีค่ามากกว่าวงจรสายพานกระแสที่ป้อนแรงดันอินพุตที่ขาเกต

5. บทสรุป

งานวิจัยนี้นำเสนอวงจรซีมอสสายพานกระแสยุคที่สองด้วยวิธีการออกแบบให้แรงดันไฟเลี้ยงต่ำ การออกแบบวงจรสายพานกระแสยุคที่สองได้ใช้วิธีการของทรานซิสเตอร์แบบป้อนอินพุตที่ขาออดี และทรานซิสเตอร์แบบเสมือนเกตลอยเพื่อให้วงจรสามารถทำงานภายใต้ไฟเลี้ยงต่ำมากได้ และมีช่วงปฏิบัติกว้าง ผลการจำลองแสดงแรงดัน v_x ของวงจรที่นำเสนอสามารถตามแรงดัน v_y ได้ หรือ v_x มีค่าเท่ากับ v_y และกระแสเอาต์พุต i_z ของวงจรที่นำเสนอสามารถตามกระแสอินพุต i_x ได้ หรือกระแส i_z มีค่าเท่ากับ i_x และสัญญาณเอาต์พุตของวงจรที่นำเสนอมีช่วงปฏิบัติการกว้างกว่าวงจรสายพานกระแสยุคที่สองแบบป้อนแรงดันอินพุตเข้าที่ขาเกต

6. เอกสารอ้างอิง

- F. Khateb, N. Khatip, and D. Kubanek, (2011) "Novel low-voltage low-power high-precision CCII \pm based on bulk-driven folded cascode OTA," *Mic. J.* 42 622-631.
- G. Ferri, and N. C. Guerrini (2003) "Low-voltage low-power CMOS current conveyors," Kluwer Academic Publishers.
- J. Ramirez-Angulo, R. G. Carvajal, J. A. Galan, and A. Lopez-Martin, (2006) "A Free But Efficient Low-Voltage Class-AB Two-Stage Operational Amplifier," *IEEE Trans Cir. Syst. II, Express Briefs.* Vol. 53, no. 7, July, 568-571.
- R. Fani, and E. Farshidi, (2012) "A FG-MOS based fully differential current controlled current conveyor and its applications," *Cir. Sys. Sig. Pro.*, 1-19.
- S. A. Smith and K. C. Smith, (1970) "A second-generation current conveyor and its applications," *IEEE Trans. Cir. Theo.* CT-17(1) 132-134.
- S. Yan and E. Sanchez-Sinencio, (2000) "Low Voltage Analog Circuit Design Techniques: A Tutorial," *IEICE Trans. Ana. Integ. Cir. Sys.* E00-A 2 1-17.
- V. Kasemsuwan, and W. Nakhlo, (2007) "A simple 1.5 V rail-to-rail CMOS current conveyor," *J. Cir. Sys. Comp.*, 16 4 627-639.