

วงจรตามแรงดันซีมอสแบบคลาส เอบี ด้วยทรานซิสเตอร์แบบไบอัสที่ขาบอดี้
แบบเกทลอยเสมือน และแบบไบอัสที่ขาบอดี้และเกทลอยเสมือนมีช่วงปฏิบัติการกว้างและ
ทำงานที่แรงดันไฟเลี้ยงต่ำ

Low-Voltage Rail-to-Rail Class-AB CMOS Voltage Follower with Bulk-Driven,
Quasi-Floating-Gate and QFG-Bulk-driven MOS Transistor Techniques

ธวัชชัย ทองเหลี่ยม

โปรแกรมวิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิทยาศาสตร์และเทคโนโลยี มหาวิทยาลัยราชภัฏนครปฐม

E-mail thawatchait@pru.ac.th

บทคัดย่อ

บทความนี้นำเสนอวงจรตามแรงดันซีมอสแบบคลาส เอบี ด้วยทรานซิสเตอร์แบบไบอัสที่ขาบอดี้ แบบเสมือนเกทลอย และไบอัสที่ขาบอดี้และแบบเกทลอยเสมือน อุปกรณ์แบบใหม่นำมาออกแบบเพื่อให้วงจรมีช่วงปฏิบัติงานกว้าง ภาคเอาต์พุตถูกต่อในลักษณะคลาส-เอบี ด้วยทรานซิสเตอร์เกทลอยเสมือน วงจรตามแรงดันเสมือนแบบคลาส-เอบี ทั้ง 3 วงจรอาศัยหลักการทำงานของวงจรป้อนกลับแบบลบ วงจรที่นำเสนอนี้ถูกออกแบบโดยใช้เทคโนโลยีซีมอสขนาด 0.18 ไมโครเมตร และทำงานภายใต้แรงดันไฟเลี้ยง 1 โวลต์ จากผลการจำลองวงจรตามแรงดันที่นำเสนอแสดงแรงดันอินพุตและเอาต์พุตสวิงมีช่วงปฏิบัติการกว้าง ค่าความต้านทานเอาต์พุตมีค่าเท่ากับ 0.18 mΩdB, 0.23 mΩdB และ 0.7 mΩdB ที่ 10 kHz

คำสำคัญ: แรงดันไฟเลี้ยงต่ำ, วงจรตามแรงดัน, การป้อนแรงดันที่ขาบอดี้, ทรานซิสเตอร์เกทลอยเสมือน, ทรานซิสเตอร์ป้อนแรงดันที่ขาบอดี้และเกทลอยเสมือน และช่วงปฏิบัติการกว้าง

Abstract

This paper presents the low voltage CMOS class-AB voltage follower with bulk-driven quasi-floating-gate (QFG) MOS transistor, and bulk-driven-quasi-floating-gate (QFG) MOS transistor. The analog building blocks are employed rail-to-rail operation. The output stages are connected in the class AB configuration by using QFG transistor. The all of the pseudo voltage follower are operated negative feedback. The pseudo voltage follower circuits are designed by using the 0.18 μm CMOS technology and supply voltage operated 1 V. Simulation results of the proposed circuit has the wide range in rail-to-rail input and output swings. Finally, the output resistance of the voltage follower with bulk-driven, quasi-floating-gate (QFG) MOS transistor and bulk-driven-quasi-floating-gate (QFG) MOS transistor are 0.18 mΩdB, 0.23 mΩdB, and 0.7 mΩdB, respectively.

Keywords: Low voltage, voltage follower, bulk-driven transistor, quasi-floating-gate transistor, bulk-driven-quasi-floating-gate transistor, and rail-to-rail.

1. บทนำ

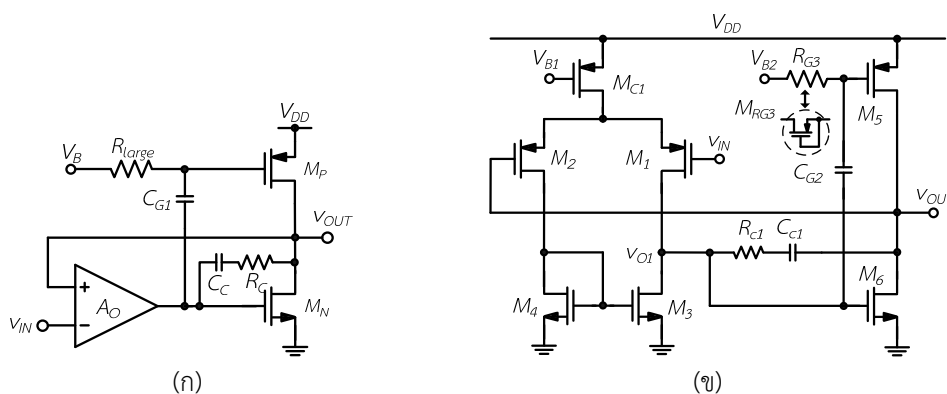
วงจรตามแรงดันแบบซีมอส คือวงจรที่ทำหน้าที่ส่งผ่านแรงดันจากอินพุตไปยังเอาต์พุตที่ถูกต้องด้วยโหลดค่าความต้านทานต่ำ ซึ่งวงจรตามแรงดันมีความสำคัญและถูกนำไปต่อใช้งานมากในวงจรอิเล็กทรอนิกส์และวงจรมผสมสัญญาณคุณสมบัติที่สำคัญของวงจรตามแรงดันดังนี้ อินพุตอิมพีแดนซ์สูง เอาต์พุตอิมพีแดนซ์ต่ำมาก สามารถขับโหลดที่มีความต้านทานต่ำได้ อัตราสูง สัญญาณเอาต์พุตสามารถสวิงได้กว้าง สามารถทำงานที่ความถี่สูงได้ ความผิดเพี้ยนของสัญญาณต่ำ กำลังงานสูญเสียต่ำ (Kasemsuwan, และ Nakhlo) งานวิจัยจำนวนมากที่ทำการออกแบบวงจรตามแรงดันเพื่อให้วงจรตามแรงดันมีช่วงปฏิบัติการกว้าง วงจรตามแรงดันเสมือน (Fisher, Nagaraj และ Saether et al) เป็นที่นิยมอย่างมากในการนำหลักการของวงจรมารออกแบบซึ่งใช้วงจรรวมเอาต์พุตของวงจรถ่ายใช้ทรานซิสเตอร์ชนิด pMOS และ nMOS ทำงานลักษณะคลาส-เอบี วงจรตามแรงดันเสมือนที่ถูกออกแบบมีช่วงปฏิบัติการกว้าง แต่ข้อบกพร่องของวงจรถือ ถ้าแรงดันไฟเลี้ยงลดต่ำลงน้อยกว่าหรือเท่ากับหนึ่งโวลต์ แรงดันเอาต์พุตไม่สามารถสวิงกว้างได้

งานวิจัยนี้นำเสนอวงจรตามแรงดันเสมือนแบบซีมอสทำงานภายใต้แรงดันไฟเลี้ยงต่ำ การออกแบบวงจรรวมเอาต์พุตได้อาศัยหลักการของวงจรถ่ายโอทีเอ และออกแบบวงจรถ่ายใช้ทรานซิสเตอร์อินพุต 3 วงจร ดังนี้ วงจรที่หนึ่งใช้ทรานซิสเตอร์ไบอัสที่ขาบอดี้ วงจรที่สองใช้ทรานซิสเตอร์เสมือนเกทลอย และวงจรถ่ายสามใช้ทรานซิสเตอร์ไบอัสที่ขาบอดี้และเกทลอยเสมือน ซึ่งการออกแบบดังกล่าวจะทำให้วงจรสามารถทำงานที่แรงดันไฟเลี้ยงต่ำ และอินพุตและเอาต์พุตของวงจรมีช่วงปฏิบัติการกว้าง วงจรรวมเอาต์พุตถูกต่อลักษณะคลาส เอบี ด้วยวิธีการใช้ทรานซิสเตอร์เกทลอยเสมือน

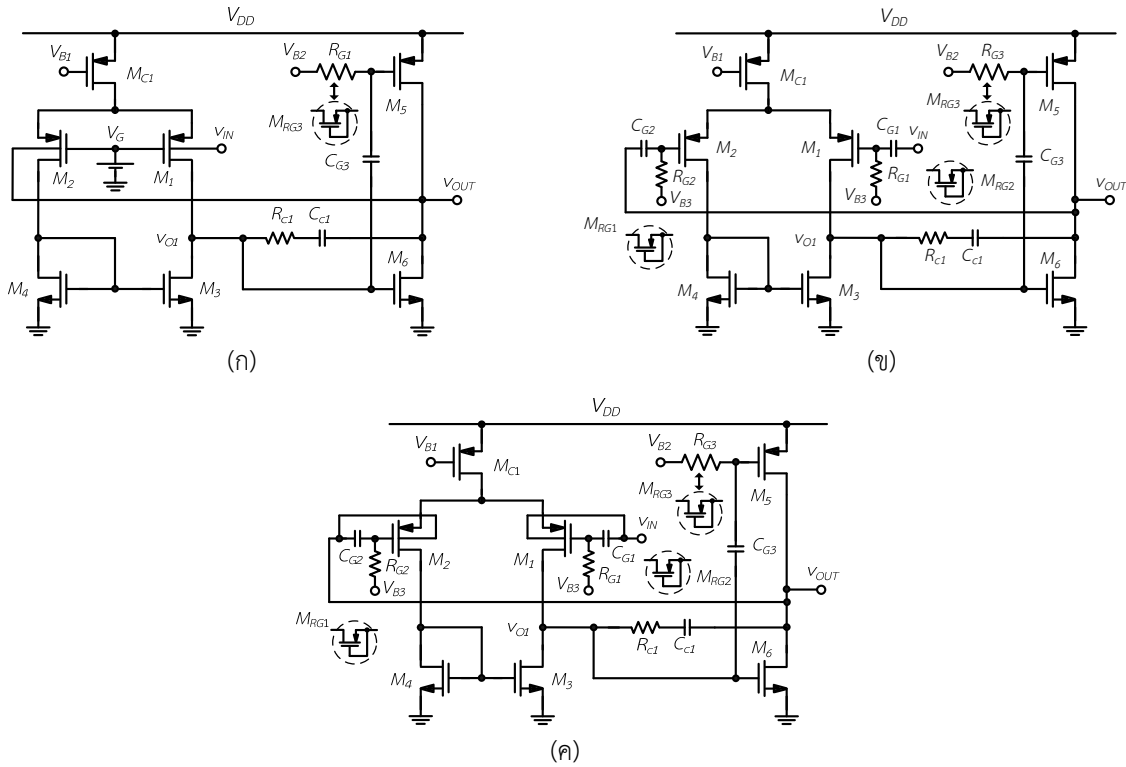
ในบทความวิจัยนี้มีรายละเอียดดังต่อไปนี้ หัวข้อที่ 2 อธิบายวงจรตามแรงดันแบบซีมอสพื้นฐาน หัวข้อที่ 3 มีการนำเสนอวงจรตามแรงดันเสมือนแบบคลาส เอบี ที่ใช้ทรานซิสเตอร์ที่บอดี้แรงดันที่ขาบอดี้ ทรานซิสเตอร์เกทลอยเสมือน และวงจรถ่ายสามใช้ทรานซิสเตอร์เสมือนเกทลอยและไบอัสที่ขาบอดี้ และอธิบายการทำงาน หัวข้อที่ 4 แสดงผลการจำลองวงจรตามแรงดันเสมือนแบบคลาส เอบี ที่นำเสนอ และหัวข้อที่ 5 สรุปผลงานวิจัย

2. วงจรตามแรงดันแบบซีมอสพื้นฐาน

ภาพที่ 1(ก) แสดงโครงสร้างวงจรตามแรงดันเสมือนประกอบด้วยโอทีเอ (A_O) และวงจรรวมเอาต์พุตที่ถูกออกแบบด้วยวงจรถ่ายยวบรวมต่อลักษณะคลาส-เอบี โครงสร้างของวงจรตามแรงดันเสมือนแบบคลาส-เอบี ถูกต่อให้วงจรทำงานลักษณะป้อนกลับแบบลบ (Negative feedback) ซึ่งจะทำให้แรงดันเอาต์พุตมีค่าเท่ากับแรงดันอินพุต ภาพที่ 1(ข) แสดงวงจรตามแรงดันเสมือนแบบทั่วไปประกอบด้วยวงจรรวมเอาต์พุตซึ่งถูกออกแบบด้วยวงจรถ่ายโอทีเอ (A_O) วงจรถ่ายโอทีเอประกอบด้วยมอสทรานซิสเตอร์ M_1 - M_4 และวงจรรวมเอาต์พุตประกอบด้วยมอสทรานซิสเตอร์ M_5 - M_6 ขาเกทของ M_2 ต่อกับเอาต์พุตข้อบกพร่องของวงจรถ่ายกล่าวคือ เอาต์พุตสวิงบวกเท่ากับ $V_{DD} - (V_{DSAT} + V_{GS})$



ภาพที่ 1 (ก) โครงสร้างวงจรตามแรงดันเสมือน และ (ข) วงจรตามแรงดันเสมือนแบบทั่วไป



ภาพที่ 2 วงจรตามแรงดันแบบเสมือน (ก) วงจรภาคอินพุตที่ใช้มอสทรานซิสเตอร์มีการไบอัสที่ขาบอดี้ และ (ข) วงจรภาคอินพุตที่ใช้มอสทรานซิสเตอร์แบบเกทลอยเสมือน และ (ค) วงจรภาคอินพุตที่ใช้มอสทรานซิสเตอร์ใช้การไบอัสที่ขาบอดี้และเกทลอยเสมือน

3. วงจรตามแรงดันเสมือนแบบคลาส-เอบี ที่นำเสนอ

3.1 มอสทรานซิสเตอร์ที่ใช้การไบอัสที่ขาบอดี้

ภาพที่ 2(ก) แสดงวงจรตามแรงดันแบบเสมือนที่ถูกออกแบบด้วยพื้นฐานของวงจรโอทีเอทีที่ใช้มอสทรานซิสเตอร์ มีการไบอัสที่ขาบอดี้เข้ามาออกแบบเป็นวงจรภาคอินพุตและเอาต์พุตของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ เป็นวงจรที่หนึ่ง วงจรตามแรงดันประกอบด้วยมอสทรานซิสเตอร์ M_1 - M_6 การทำงานของวงจรสามารถอธิบายได้ดังนี้ แรงดันอินพุตเข้ามาที่ V_{IN} (ขาบอดี้) ของ M_1 และแรงดันเอาต์พุต V_{OUT} มีค่าไม่เท่ากับแรงดันอินพุต V_{IN} ชั่วขณะ วงจรจะทำการขยายแรงดันผลต่างไปปรากฏที่โหนด V_{O1} และทรานซิสเตอร์ M_5 และ M_6 ต่อในลักษณะคลาส-เอบี (J. Ramirez-Angulo, et al) แรงดันไบอัสมีค่าเท่ากับ V_{B2} โดยไบอัสผ่านตัวต้านทาน R_{G3a} และ R_{G4a} ซึ่งมีค่าความต้านทานมาก ทรานซิสเตอร์ M_5 และ M_6 ทำการขยายแรงดันจากโหนด V_{O1} ไปที่ V_{OUT} เพื่อแรงดันเอาต์พุต V_{OUT} เท่ากับแรงดันอินพุต V_{IN} ซึ่งวงจรจะทำงานด้วยคุณลักษณะการป้อนกลับแบบลบ ตัวต้านทาน R_{C1} และตัวเก็บประจุ C_{C1} ทำหน้าที่ชดเชยผลตอบสนองความถี่ของวงจรขยายให้มีเสถียรภาพ เราสามารถวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรตามแรงดันมีค่าเท่ากับ

$$R_{OUT} \cong \frac{1}{g_{mb1}(g_{m5} + g_{m6})(r_{O1} \parallel r_{O3})(r_{O5} \parallel r_{O6})} \quad (1)$$

เมื่อ g_{mb1} คือค่าถ่ายโอนความนำที่ขาบอดี้ของ M_1 g_{m5} และ g_{m6} คือค่าถ่ายโอนความนำของ M_5 และ M_6 และ r_{O1}, r_{O3}, r_{O5} และ r_{O6} คือค่าความต้านทานเอาต์พุตของ M_1, M_3, M_5 , และ M_6

3.2 มอสมทรานซิสเตอร์แบบเกทลอยเสมือน

ภาพที่ 2 (ข) แสดงวงจรตามแรงดันแบบเสมือนที่ถูกออกแบบด้วยพื้นฐานของวงจรโอทีเอทีที่ใช้มอสมทรานซิสเตอร์แบบเกทลอยเสมือนนำมาออกแบบเป็นวงจรภาคอินพุตและเอาต์พุตของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอเป็นวงจรที่ 2 วงจรตามแรงดันประกอบด้วยมอสมทรานซิสเตอร์ M_1-M_6 วงจรตามแรงดันประกอบด้วยมอสมทรานซิสเตอร์ M_1-M_6 การไบอัสมอสมทรานซิสเตอร์แบบเกทลอยเสมือน (QFG) ด้วยวิธีการแรงดันไบอัสมีค่าเท่ากับ V_{B3} โดยไบอัสผ่านตัวต้านทาน R_{G1} และ R_{G2} วงจรตามแรงดันแบบเสมือนที่ถูกออกแบบด้วยพื้นฐานของวงจรโอทีเอทีที่ใช้มอสมทรานซิสเตอร์แบบเกทลอยเสมือนจะมีตัวเก็บประจุเชื่อมต่อระหว่างแรงดันอินพุตกับขาเกทลอยของมอสมทรานซิสเตอร์ M_1 และ M_2 วงจรตามแรงดันแบบเสมือนที่กล่าวมามีการทำงานเหมือนกับวงจรวงจรตามแรงดันแบบเสมือนที่ถูกออกแบบด้วยพื้นฐานของวงจรโอทีเอทีที่ใช้มอสมทรานซิสเตอร์มีการไบอัสที่ขาบอดี กล่าวคือวงจรจะทำงานด้วยคุณลักษณะการป้อนกลับแบบลบ เราสามารถวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรซึ่งมีค่าเท่ากับ

$$R_{OUT} \cong \frac{1}{g_{m1}(g_{m5} + g_{m6})(r_{O1} \parallel r_{O3})(r_{O5} \parallel r_{O6})} \quad (2)$$

เมื่อ g_{m1} คือค่าถ่ายโอนความนำของ M_1 g_{m5} และ g_{m6} คือค่าถ่ายโอนความนำของ M_5 และ M_6 r_{O1} , r_{O3} , r_{O5} และ r_{O6} คือค่าความต้านทานเอาต์พุตของ M_1 , M_3 , M_5 , และ M_6

3.2 มอสมทรานซิสเตอร์แบบไบอัสที่ขาบอดีและเกทลอยเสมือน

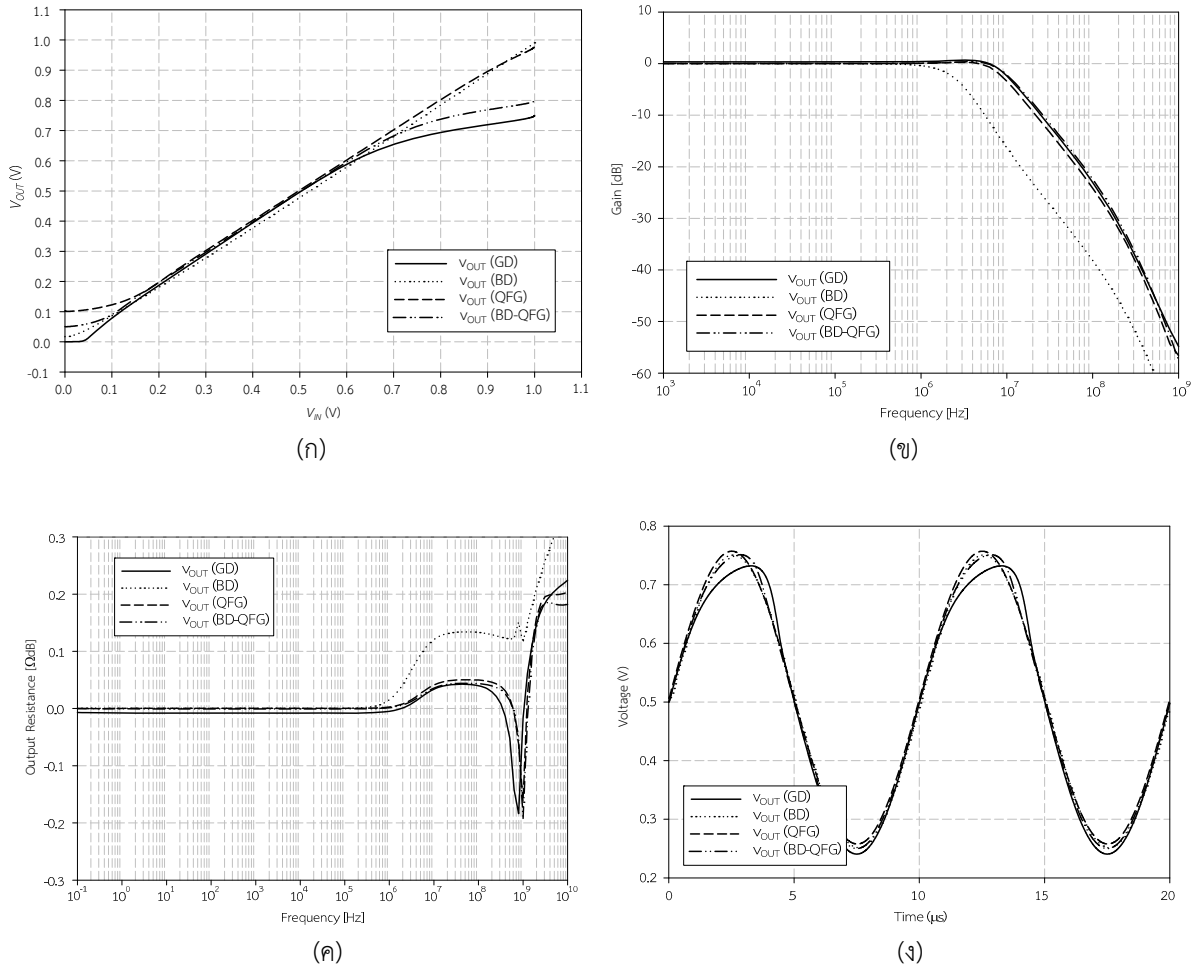
ภาพที่ 2(ค) แสดงวงจรวงจรตามแรงดันแบบเสมือนที่ถูกออกแบบด้วยพื้นฐานของวงจรโอทีเอทีที่ใช้มอสมทรานซิสเตอร์ใช้การไบอัสที่ขาบอดีและเกทลอยเสมือนนำมาออกแบบเป็นวงจรวงจรตามแรงดันซึ่งประกอบด้วยมอสมทรานซิสเตอร์ M_1-M_6 การไบอัสมอสมทรานซิสเตอร์แบบเกทลอยเสมือน (QFG) ด้วยวิธีการแรงดันไบอัสมีค่าเท่ากับ V_{B3} โดยไบอัสผ่านตัวต้านทาน R_{G1} และ R_{G2} วงจรวงจรตามแรงดันแบบเสมือนที่ถูกออกแบบด้วยพื้นฐานของวงจรโอทีเอทีที่ใช้มอสมทรานซิสเตอร์ใช้การไบอัสที่ขาบอดีและเกทลอยเสมือนจะถูกออกแบบให้แรงดันอินพุตต่อตัวเก็บประจุซึ่งตัวเก็บประจุต่อกับขาเกทลอยเสมือน และแรงดันอินพุตต่อขาบอดี ซึ่งวิธีการดังกล่าวจะทำให้ค่าถ่ายโอนความนำของมอสมทรานซิสเตอร์เพิ่มมากขึ้น และทำให้วงจรมารถทำงานภายใต้แรงดันไฟเลี้ยงต่ำได้ วงจรตามแรงดันแบบเสมือนมีการทำงานเหมือนกับวงจรวงจรตามแรงดันแบบเสมือนที่ถูกออกแบบด้วยพื้นฐานของวงจรโอทีเอทีที่ใช้มอสมทรานซิสเตอร์มีการไบอัสที่ขาบอดี กล่าวคือวงจรจะทำงานด้วยคุณลักษณะการป้อนกลับแบบลบ เราสามารถวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรซึ่งมีค่าเท่ากับ

$$R_{OUT} \cong \frac{1}{(g_{m1} + g_{mb1})(g_{m5} + g_{m6})(r_{O1} \parallel r_{O3})(r_{O5} \parallel r_{O6})} \quad (3)$$

เมื่อ g_{m1} คือค่าถ่ายโอนความนำของ M_1 g_{mb1} คือค่าถ่ายโอนความนำการไบอัสที่ขาบอดีของ M_1 g_{m5} และ g_{m6} คือค่าถ่ายโอนความนำของ M_5 และ M_6 r_{O1} , r_{O3} , r_{O5} และ r_{O6} คือค่าความต้านทานเอาต์พุตของ M_1 , M_3 , M_5 , และ M_6

4. การจำลองและผลการจำลอง

งานวิจัยนี้ได้ใช้โปรแกรม HSPICE ทำการจำลองผลการทำงานของวงจรถูกนำเสนอ ซึ่งใช้เทคโนโลยีซีมอสขนาด 0.18 ไมโครเมตร และทุกวงจรมีทำงานภายใต้ไฟเลี้ยง 1 โวลต์ กระแสซบที่ภาคอินพุตมีค่าเท่ากับ 20 ไมโครแอมป์ และเอาต์พุตมีค่าเท่ากับ 10 ไมโครแอมป์ วงจรในรูปแบบที่ 2(ก) (ข) และ (ค) ป้อนแรงดันไบอัสที่ขาเกทเท่ากับ 0.5 โวลต์ ขณะที่ภาคเอาต์พุตป้อนแรงดันไบอัสที่ขาเกทของพีมอสเท่ากับ 0.5 โวลต์ ซึ่งป้อนผ่านตัวต้านทาน $R_{G1} - R_{G4}$ ค่าความต้านทานที่ใช้ไบอัสทรานซิสเตอร์มีค่าสูงมากซึ่งตัวต้านทานถูกสร้างด้วยมอสเฟต pMOS โดยที่ทรานซิสเตอร์ทุกตัวทำงานในย่านคัทออฟ



ภาพที่ 3 ผลการจำลองการทำงานของวงจรที่นำเสนอ (ก) แรงดัน V_{OUT} เทียบกับ แรงดัน V_{IN} (ข) ผลการตอบสนองความถี่ (ค) ค่าความต้านทานเอาต์พุต และ (ง) แรงดันเอาต์พุต V_{OUT}

ภาพที่ 3 แสดงผลการจำลองการทำงานของวงจรสายพานกระแสยุคที่สองที่นำเสนอ $V_{OUT}(GD)$ คือแรงดันเอาต์พุตของวงจรตามแรงดันที่ป้อนแรงดันอินพุตที่ขาเกต ซึ่งถูกแสดงด้วยกราฟเส้นทึบ $V_{OUT}(BD)$ คือแรงดันเอาต์พุตของวงจรตามแรงดันที่ป้อนแรงดันอินพุตที่ขาเบสดี ซึ่งถูกแสดงด้วยกราฟเส้นจุด $V_{OUT}(QFG)$ คือแรงดันเอาต์พุตของวงจรตามแรงดันที่ป้อนแรงดันอินพุตที่เกตลอยเสมือน ซึ่งถูกแสดงด้วยกราฟเส้นประ และ $V_{OUT}(BD-QFG)$ คือแรงดันเอาต์พุตของวงจรตามแรงดันที่ป้อนแรงดันอินพุตที่ขาเบสดีและขาเกตลอยเสมือน ซึ่งถูกแสดงด้วยกราฟเส้นประและจุด ภาพที่ 3(ก) แสดงผลการจำลองการป้อนแรงดันอินพุต V_{IN} ซึ่งทำการปรับค่าตั้งแต่ 0 โวลต์ ถึง 1 โวลต์ แล้ววัดแรงดันเอาต์พุต V_{OUT} จากผลการจำลองพบว่าแรงดันเอาต์พุต V_{OUT} ของวงจรตามแรงดันเสมือนที่นำเสนอมีค่าประมาณเท่ากับแรงดันอินพุต หรือ $V_{OUT} = V_{IN}$ ภาพที่ 3(ข) แสดงผลการตอบสนองความถี่ ซึ่งต่อโหลดตัวเก็บประจุเท่ากับ 20 pF พบว่าความถี่ของวงจรตามแรงดันเสมือนแบบไบอัสที่ขาเกตค่าเท่ากับ 11.1 MHz วงจรตามแรงดันเสมือนแบบไบอัสที่ขาเบสดีมีค่าเท่ากับ 2.56 MHz วงจรตามแรงดันเสมือนแบบเกตลอยเสมือนมีค่าเท่ากับ 9.43 MHz และวงจรตามแรงดันเสมือนแบบไบอัสที่ขาเบสดีและเกตลอยเสมือนมีค่าเท่ากับ 11.1 MHz ภาพที่ 3(ค) แสดงผลการตอบสนองความถี่ค่าความต้านทานเอาต์พุต พบว่าค่าความต้านทานของวงจรตามแรงดันเสมือนแบบไบอัสขาเกตมีค่าเท่ากับ 8 mΩdB ค่าความต้านทานของวงจรตามแรงดันเสมือนแบบไบอัสที่ขาเบสดีมีค่าเท่ากับ 0.18 mΩdB วงจรตามแรงดันเสมือนแบบเกตลอยเสมือนมีค่าเท่ากับ 0.23 mΩdB และวงจรตามแรงดันเสมือนแบบไบอัสที่ขาเบสดีและเกตลอยเสมือนมีค่าเท่ากับ 0.7 mΩdB ที่ 10 kHz ภาพที่ 3(ง) แสดงแรงดันเอาต์พุต V_{OUT} ของวงจรตามแรงดันเสมือนที่นำเสนอเมื่อป้อนสัญญาณไซน์ที่มีความถี่ 100 kHz จากผลการทดลองพบว่าแรงดันเอาต์พุตสวิงของวงจรตามแรงดันเสมือนที่นำเสนอมีช่วงปฏิบัติการกว้างกว่าวงจรตามแรงดันเสมือนทั่วไป และกำลังสูญเสียทั้ง 3 วงจร มีค่าเท่ากับ 40 μW

5. บทสรุป

งานวิจัยนี้นำเสนอวงจรตามแรงดันเสมือนแบบซีมอสซึ่งมีช่วงปฏิบัติการกว้างและทำงานลักษณะคลาส-เอบี การออกแบบวงจรตามแรงดันเสมือนที่นำเสนอได้ใช้วิธีการของทรานซิสเตอร์แบบป้อนอินพุตที่ขาบอดี ทรานซิสเตอร์แบบเกท ลอยเสมือน และทรานซิสเตอร์แบบป้อนอินพุตที่ขาบอดีและเกทลอยเสมือนซึ่งส่งผลให้วงจรสามารถทำงานภายใต้ไฟเลี้ยงต่ำ มากได้ และมีช่วงปฏิบัติการกว้าง ผลการจำลองแสดงผลการทำงานของวงจรตามแรงดันที่นำเสนอมีช่วงปฏิบัติการ วงจรมีแบนด์ วิดท์เท่ากับ 2.56 MHz, 9.43 MHz และ 11.1 MHz และกำลังสูญเสียทั้ง 3 วงจร มีค่าเท่ากับ 40 μ W

6. เอกสารอ้างอิง

- J. A. Fisher, "A High-Performance CMOS Power Amplifier", *IEEE J. Solid-State circuit*, Vol. SC-20, No. 6, Dec. 1985, pp. 1200-1205.
- J. Ramirez-Angulo, R. G. Carvajal, J. A. Galan, and A. Lopez-Martin, "A Free But Efficient Low-Voltage Class-AB Two-Stage Operational Amplifier," *IEEE Trans Circuit and System II, Express Briefs*, Vol. 53, no. 7, July 2006, 568-571.
- K. Nagaraj, "Large-Swing CMOS Buffer Amplifier", *IEEE J. Solid-State circuit*, Vol.24, no. 1 Feb. 1989, pp. 181-183.
- T. Saether, C. Hung, Z. Qi, M. Ismail and O. Aaserud, "High speed, high linearity CMOS buffer amplifier", *IEEE J. Solid-State circuit*, Vol. 31, No. 2, Feb. 1996, pp. 255-258.
- V. Kasemsuwan, and W. Nakhlo, "A simple 1.5 V rail-to-rail CMOS current conveyor," *J. of Circuit, System and Computers.*, Vol. 16, No. 4, Aug. 2007, 627-639.