

# วงจรรขยายสัญญาณแบบป้อนกลับกระแสซิมอส คลาส เอบี ซึ่งใช้ทรานซิสเตอร์เสมือนเกทลอยและทรานซิสเตอร์ที่ใช้การไบแอสที่ขาบอดดีและเสมือนเกทลอยทำงานภายใต้แรงดันไฟเลี้ยง 1 โวลต์

## 1 Volt CMOS Class AB Current Feedback Operational Amplifier by using QFG and BD-QFG MOS Transistor

ธวัชชัย ทองเหลี่ยม

สาขาวิศวกรรมอิเล็กทรอนิกส์ คณะวิทยาศาสตร์และเทคโนโลยี มหาวิทยาลัยราชภัฏนครปฐม

เลขที่ 85 ถนนมาลัยแมน ตำบลหลวงป่าโจ อำเภอมือง จังหวัดนครปฐม โทรศัพท์ 034-109300 ต่อ 3012 E-mail: thawatchait@npru.ac.th

### บทคัดย่อ

บทความนี้นำเสนอวงจรรขยายสัญญาณแบบป้อนกลับกระแสด้วยมอสทรานซิสเตอร์เกทลอยเสมือนและมอสทรานซิสเตอร์ที่ใช้วิธีการไบแอสที่ขาบอดดีและเกทลอยเสมือนทำงานที่แรงดันไฟเลี้ยง 1 โวลต์ วงจรภาคอินพุตถูกออกแบบโดยอาศัยหลักการวงจรตามแรงดัน และวงจรตามกระแส ขณะที่วงจรถูกเอาต์พุตถูกออกแบบให้ใช้วงจรตามแรงดันแบบคลาส-เอบี วงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอนี้ถูกออกแบบโดยใช้เทคโนโลยีซีโมสขนาด 0.18 ไมโครเมตร และวงจรรสามารถทำงานภายใต้ไฟเลี้ยง 1 โวลต์ จากผลการจำลองวงจรรขยายสัญญาณแบบป้อนกลับกระแสด้วยมอสทรานซิสเตอร์ที่ใช้วิธีการไบแอสที่ขาบอดดีและเกทลอยเสมือนที่นำเสนอมีอัตราขยายถ่ายโอนความต้านทานเท่ากับ 43.84  $\Omega$ dB และ 40.55  $\Omega$ dB. และผลการจำลองพบว่าอัตราขยายของวงจรรขยายแบบกลับเฟสอิสระจากแบนด์วิดท์

คำสำคัญ: วงจรรขยายเชิงปฏิบัติการแบบป้อนกลับกระแส, โอทีเอ, แรงดันไฟเลี้ยงต่ำ, ทรานซิสเตอร์เกทลอยเสมือน, และการป้อนแรงดันที่ขาบอดดีและเกทลอยเสมือน

### Abstract

This paper presented the 1-volt current feedback operational amplifier (CFOA) with bulk-driven, quasi-floating-gate (QFG) transistor and bulk-driven-quasi-floating-gate (QFG) transistor techniques to operate under low supply voltage. The proposed circuits were design based on the voltage follower and current follower while the output stages were design based on the voltage follower. The CFOA circuits were design by using the 0.18  $\mu$ m CMOS technology and supply voltage operated 1 V. Simulation results shows transimpedance gain of CFOA with quasi-floating-gate (BD-QFG) MOS transistor and bulk-driven-quasi-floating-gate (BD-QFG) MOS transistor are 43.84

$\Omega$ dB and 40.55  $\Omega$ dB, respectively. Finally, the closed-loop gain of inverting amplifier independent of bandwidth.

Keywords: CFOA, OTA-Based, low voltage, quasi-floating-gate transistor, and bulk-driven-quasi-floating-gate transistor.

### 1. บทนำ

วงจรรขยายสัญญาณแบบป้อนกลับกระแส (Current Feedback Operational Amplifier; CFOA) ได้รับความนิยมเหมือนกับวงจรรขยายสัญญาณแบบป้อนกลับแรงดัน (Voltage Feedback Operational Amplifier) ซึ่งวงจรรขยายสัญญาณแบบป้อนกลับกระแสสามารถต่อประยุกต์ใช้งานเป็นวงจรรขยาย วงจรรองความถี่ วงจรกำเนิดสัญญาณ และวงจรรอื่น ๆ อีกเป็นจำนวนมาก วงจรรขยายสัญญาณแบบป้อนกลับกระแสมีข้อดีที่ว่าวงจรรขยายสัญญาณแบบป้อนกลับแรงดันในเรื่องความเป็นอิสระระหว่างอัตราขยายและแบนด์วิดท์ (Bandwidth) ของวงจรร กล่าวคือ วงจรรถูกออกแบบให้มีอัตราขยายมากหรือน้อย แบนด์วิดท์ (Bandwidth) ของวงจรรจะมีค่าค่อนข้างคงที่ ขณะที่แบนด์วิดท์ของวงจรรขยายสัญญาณแบบป้อนกลับแรงดันจะแคบ ในทางตรงกันข้ามถ้าต้องการให้แบนด์วิดท์ (Bandwidth) กว้าง อัตราขยายของวงจรรก็จะต่ำ ข้อดีอีกประการหนึ่งคือ วงจรรขยายสัญญาณป้อนกลับกระแสมีอัตราสุมมากกว่าวงจรรขยายสัญญาณแบบป้อนกลับแรงดัน ส่งผลให้การนำวงจรรไปใช้ที่ความถี่สูง สัญญาณเอาต์พุตจะตามสัญญาณอินพุตได้ทัน และสัญญาณเอาต์พุตไม่เกิดความผิดเพี้ยน [1] – [3], และ [6]

ปัจจุบันนี้ แรงดันไฟเลี้ยงลดต่ำลงอย่างมาก ขณะที่แรงดันขีดเริ่มไม่ได้ลดลงในลักษณะเป็นเชิงเส้นกับแรงดันไฟเลี้ยง ส่งผลให้การออกแบบวงจรรวมแบบแอนะล็อกเพื่อทำงานที่แรงดันไฟเลี้ยงต่ำกระทำได้อย่างยากและวงจรรมีความซับซ้อนมากยิ่งขึ้น งานวิจัย [5] และ [7] นำเสนอวงจรรขยายสัญญาณแบบป้อนกลับกระแส ซึ่งอาศัยหลักการของวงจรรตามแรงดันแบบทรานซิลิเอร์ และวงจรรสะท้อนกระแส วงจรรที่นำเสนอได้ถูกออกแบบขึ้นใหม่ ผลการจำลองการทำงานของวงจรรที่

นำเสนอแสดงแรงดันเอาต์พุตสามารถสวิงได้กว้าง อัตราสูงมาก และค่าความต้านทานเอาต์พุตต่ำมาก แต่เนื่องจากภาคเอาต์พุตของวงจรตามแรงดันและวงจรสะท้อนกระแสถูกต่อลักษณะแคสโคด ส่งผลให้วงจรต้องใช้แรงดันไฟเลี้ยงสูง งานวิจัย [8] นำเสนอวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่อาศัยหลักการของวงจรมัลติโพลีที่ถูกร่างจากวงจรรขยายถ่ายโอนความนำ (Operational Transconductance Amplifier: OTA) และวงจรส่งผ่านกระแส วงจรมีกำลังสูญเสียต่ำ และสามารถขับโหลดที่มีค่ามากได้ เนื่องจากภาคอินพุตของวงจรใช้วิธีการไบอัสที่ขาเกตเมื่อนำไปใช้กับเทคโนโลยีซีมอสที่มีขนาดเล็กกว่า 0.5  $\mu\text{m}$  แรงดันเอาต์พุตของวงจรมีช่วงการปฏิบัติงานไม่กว้าง และเนื่องจากภาคเอาต์พุตของวงจรต่อลักษณะแคสโคด วงจรไม่สามารถทำงานที่แรงดันไฟเลี้ยงต่ำมากได้

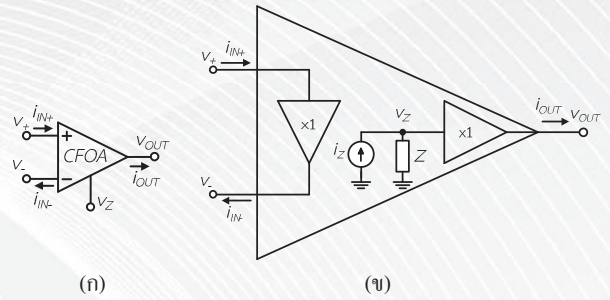
งานวิจัยนี้ นำเสนอวงจรรขยายสัญญาณแบบป้อนกลับกระแสซึ่งใช้วิธีการออกแบบวงจรภาคอินพุตด้วยทรานซิสเตอร์ไบอัสที่ขาบอดี ทรานซิสเตอร์เกตลอยเสมือน และทรานซิสเตอร์ไบอัสที่ขาบอดีและเกตลอยเสมือนเพื่อให้วงจรทำงานภายใต้แรงดันไฟเลี้ยง 1 โวลต์ ในบทความวิจัยนี้มีรายละเอียดดังต่อไปนี้ หัวข้อที่ 2 อธิบายคุณลักษณะของวงจรรขยายสัญญาณแบบป้อนกลับกระแส หัวข้อที่ 3 มีการนำเสนอวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่ใช้ทรานซิสเตอร์เกตลอยเสมือน และทรานซิสเตอร์ที่ป้อนแรงดันอินพุตที่ขาบอดีและเกตลอยเสมือน และอธิบายการทำงาน หัวข้อที่ 4 แสดงผลการจำลองวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ และหัวข้อที่ 5 สรุปผลงานวิจัย

## 2. โครงสร้างของวงจรรขยายสัญญาณแบบป้อนกลับกระแส

### 2.1 คุณลักษณะของวงจรรขยายสัญญาณแบบป้อนกลับกระแส

รูปที่ 1(ก) แสดงสัญลักษณ์วงจรรขยายสัญญาณแบบป้อนกลับกระแส คุณลักษณะของบล็อกไดอะแกรมวงจรรขยายสัญญาณแบบป้อนกลับกระแสจะเป็นไปตามสมการที่ (1) กล่าวคือ แรงดัน  $v_{IN-} = v_{IN+}$ ,  $i_Z = i_{IN-}$  และ  $v_Z = v_{OUT}$  รูปที่ 1(ข) แสดงบล็อกไดอะแกรมวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ ซึ่งภาคอินพุตของวงจรประกอบด้วยวงจรตามแรงดันและวงจรส่งผ่านกระแส และได้ใช้วงจรตามแรงดันต่อที่ภาคเอาต์พุต ซึ่งการทำงานของวงจรรขยายสัญญาณแบบป้อนกลับกระแสจากแรงดันอินพุต  $v_{IN-}$  ไปยังภาคเอาต์พุตมีลักษณะเป็นวงจรรขยายโอนค่าความต้านทาน (Transimpedance amplifier)

$$\begin{bmatrix} i_{IN+} \\ v_{IN-} \\ i_Z \\ v_{OUT} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \end{bmatrix} \begin{bmatrix} v_{IN+} \\ i_{IN-} \\ v_Z \\ i_{OUT} \end{bmatrix} \quad (1)$$



รูปที่ 1 (ก) สัญลักษณ์ของวงจร และ (ข) บล็อกไดอะแกรมวงจรรขยายสัญญาณป้อนกลับกระแส

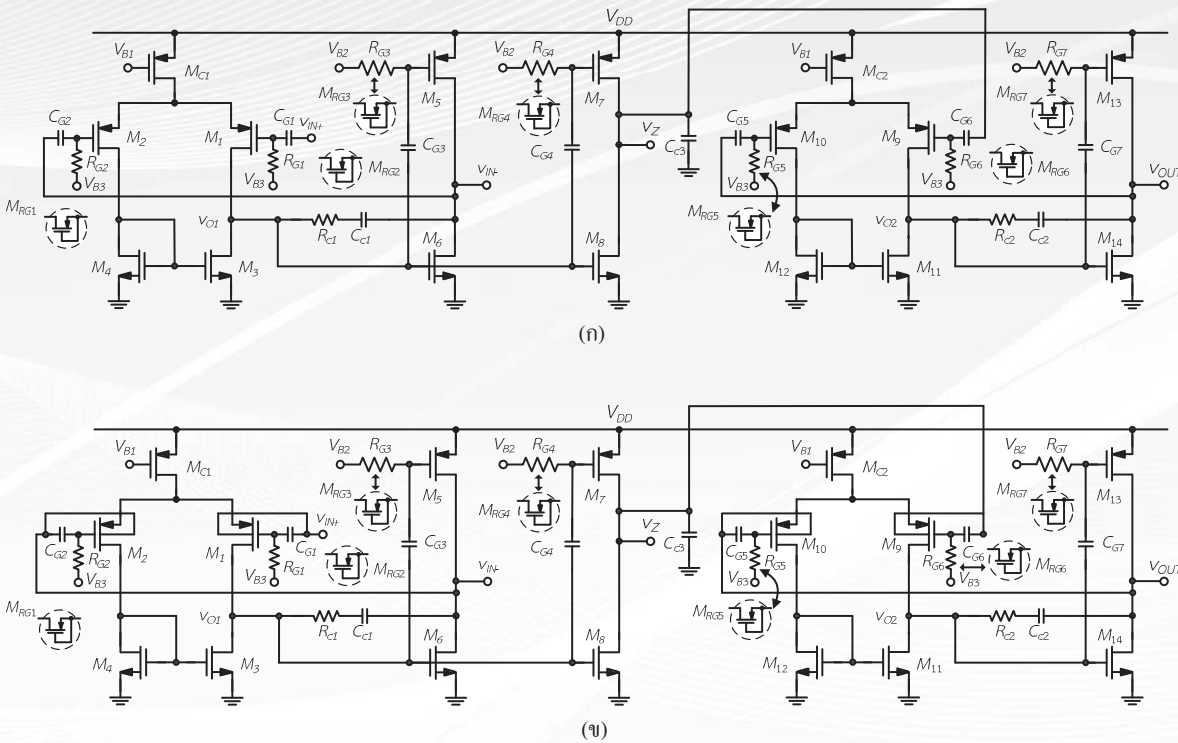
## 3. วงจรรขยายสัญญาณป้อนกลับกระแสที่นำเสนอ

### 3.1 มอสมทรานซิสเตอร์แบบเกตลอยเสมือน

รูปที่ 2 (ก) แสดงวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่ใช้มอสมทรานซิสเตอร์แบบเกตลอยเสมือนที่นำเสนอ ซึ่งวงจรรตามแรงดันแบบเสมือนถูกนำมาออกแบบเป็นวงจรรภาคอินพุตและเอาต์พุตวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอประกอบด้วยวงจรรภาคอินพุตและเอาต์พุตที่ใช้วงจรรตามแรงดันแบบเสมือน ซึ่งประกอบด้วยมอสมทรานซิสเตอร์  $M_1-M_6$  วงจรรตามแรงดันภาคเอาต์พุตซึ่งประกอบด้วยมอสมทรานซิสเตอร์  $M_5-M_4$  และวงจรรสะท้อนกระแสทำหน้าที่สะท้อนกระแสจาก  $v_{IN-}$  ไปยังโหนด  $v_Z$  ซึ่งจะทำงานลักษณะคลาสเอบี ประกอบด้วยมอสมทรานซิสเตอร์  $M_5-M_8$  วงจรรตามแรงดันที่ภาคอินพุตและเอาต์พุตจะถูกออกแบบให้ใช้มอสมทรานซิสเตอร์แบบเกตลอยเสมือนวงจรรที่นำเสนอมีสัญญาณอินพุตต่อกับตัวเก็บประจุซึ่งเชื่อมต่อระหว่างอินพุตกับขาเกตของทรานซิสเตอร์  $M_1$  และ  $M_2$

การทำงานของวงจรรสามารถอธิบายได้ดังนี้ เมื่อสัญญาณอินพุตเข้ามาที่  $v_{IN+}$  (ขาเกตลอยเสมือน) ของ  $M_1$  อินพุต  $v_{IN-}$  จะมีแรงดันเท่ากับ  $v_{IN+}$  ซึ่งวงจรรจะทำงานด้วยคุณลักษณะการป้อนกลับแบบลบ และเมื่อมีกระแสอินพุตไหลเข้าอินพุต  $v_{IN-}$  กระแสอินพุตจะถูกสะท้อนไปยังโหนด  $v_Z$  การทำงานของวงจรรสะท้อนกระแสสามารถอธิบายได้ดังนี้ มอสมทรานซิสเตอร์  $M_7 - M_8$  ถูกต่อขนานกับ  $M_5 - M_6$  เมื่อเกิดแรงดันเอซีที่  $v_{O1}$  อันเนื่องมาจากกระแสอินพุต  $i_{IN-}$  มอสมทรานซิสเตอร์จะทำการจ่ายและดึงกระแสตามมอสมทรานซิสเตอร์  $M_5 - M_6$  ดังนั้น วงจรรภาคเอาต์พุต  $M_7 - M_8$  ถูกกำหนดเป็นโหนด  $v_Z$  เมื่อไบอัสแรงดันอินพุต  $v_{IN+}$  และป้อนกระแส  $i_{IN-}$  เข้าที่อินพุต  $v_{IN-}$  จะเกิดแรงดันเอซีที่  $v_{O1}$  แรงดัน  $v_{O1}$  ถูกเปลี่ยนเป็นกระแส  $i_Z$  ดังนั้น กระแส  $i_Z$  จะเท่ากับกระแส  $i_{IN-}$  แรงดันเอาต์พุต  $v_{OUT}$  เท่ากับแรงดันที่โหนด  $v_Z$  เราสามารถวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรรตามแรงดัน ซึ่งสามารถหาได้ในสมการที่ 2

$$R_{OUT} = \frac{1}{g_{m9}(g_{m13} + g_{m14})(r_{O9} \parallel r_{O11})(r_{O13} \parallel r_{O14})} \quad (2)$$



รูปที่ 2 วงจรขยายสัญญาณป้อนกลับกระแส (ก) ทรานซิสเตอร์แบบเกตลอยเสมือน และ (ข) ทรานซิสเตอร์แบบเกตลอยเสมือนและไบอัสที่ขาบอดี

เมื่อ  $g_{m9}$  คือค่าถ่ายโอนความนำของ  $M_9$ ,  $g_{m9}$  คือค่าถ่ายโอนความนำที่ขาบอดีของ  $M_9$ ,  $g_{m13}$  และ  $g_{m14}$  คือค่าถ่ายโอนความนำของ  $M_{13}$  และ  $M_{14}$ ,  $r_{O11}$ ,  $r_{O13}$  และ  $r_{O14}$  คือค่าความต้านทานเอาต์พุตของ  $M_9$ ,  $M_{11}$ ,  $M_{13}$ , และ  $M_{14}$

เนื่องจากวงจรมีค่าความถี่โพลที่สำคัญอยู่ที่ใกล้กัน วงจรขยายที่นำเสนอถูกออกแบบให้ต่อตัวเก็บประจุ  $C_{c3}$  โหนด  $v_z$  เพื่อทำหน้าที่ชดเชยความถี่ เพื่อให้เฟสมาร์จิ้นมีค่าเท่ากับ 60 องศา

### 3.2 มอสมทรานซิสเตอร์แบบใช้การไบอัสที่ขาบอดีและเกตลอยเสมือน

รูปที่ 2 (ข) แสดงวงจรขยายสัญญาณแบบป้อนกลับกระแสที่ใช้มอสมทรานซิสเตอร์แบบใช้การไบอัสที่ขาบอดีและเกตลอยเสมือนที่นำเสนอซึ่งประกอบด้วยภาคอินพุตและเอาต์พุตที่ใช้วงจรตามแรงดันแบบเสมือน วงจรตามแรงดันแบบเสมือนที่นำมาใช้งานถูกออกแบบด้วยพื้นฐานของวงจรโอทีเอซึ่งใช้มอสมทรานซิสเตอร์ใช้การไบอัสที่ขาบอดีและเกตลอยเสมือนดังที่กล่าวไปแล้วในหัวข้อที่ 2.1 วงจรภาคอินพุตและเอาต์พุตประกอบด้วยมอสมทรานซิสเตอร์  $M_1$ - $M_8$  และ  $M_9$ - $M_{14}$  และวงจรสะท้อนกระแสประกอบด้วยมอสมทรานซิสเตอร์  $M_5$ - $M_8$  วงจรขยายสัญญาณแบบป้อนกลับกระแสที่ภาคอินพุตและเอาต์พุตจะถูกออกแบบให้ใช้มอสมทรานซิสเตอร์แบบเกตลอยเสมือนวงจรที่นำเสนอนี้สัญญาณ

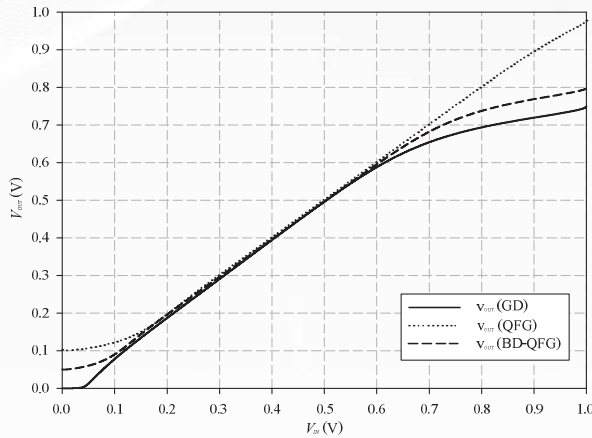
อินพุตต่อกับตัวเก็บประจุซึ่งเชื่อมต่อระหว่างอินพุตกับขาเกตของทรานซิสเตอร์  $M_1$  และ  $M_2$  และสัญญาณอินพุตต่อขาบอดี การทำงานของวงจรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอมีลักษณะเดียวกับวงจรขยายสัญญาณแบบป้อนกลับกระแสที่ใช้มอสมทรานซิสเตอร์เกตลอยเสมือน (รูปที่ 2 (ก)) เราสามารถวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรซึ่งมีค่าเท่ากับ

$$R_{OUT} = \frac{1}{(g_{m9} + g_{mb9})(g_{m13} + g_{m14})(r_{O9} \parallel r_{O11})(r_{O13} \parallel r_{O14})} \quad (3)$$

### 4. การจำลองและผลการจำลอง

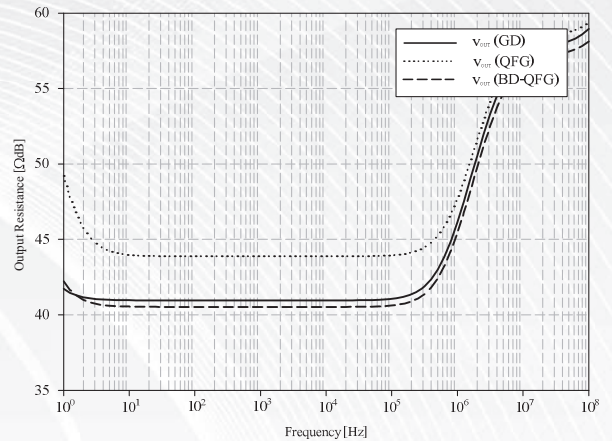
งานวิจัยนี้ได้ใช้โปรแกรม HSPICE ทำการจำลองผลการทำงานของวงจรที่นำเสนอ ซึ่งใช้เทคโนโลยีซีมอสขนาด 0.18 ไมโครเมตร และทุกวงจรทำงานภายใต้ไฟเลี้ยง 1 โวลต์ กระแสขบแต่ละสาขามีค่าเท่ากับ 10 ไมโครแอมป์ วงจรในรูปที่ 2 (ก) และ (ข) ป้อนแรงดันไบอัสที่ขาเกตเท่ากับ 0.5 โวลต์ และป้อนแรงดันไบอัสที่ขาเกตของทรานซิสเตอร์แบบเกตลอยเสมือน เท่ากับ 0.5 โวลต์ ซึ่งป้อนผ่านตัวต้านทาน  $R_{G1}$  -  $R_{G7}$  ค่าความต้านทานที่ใช้ไบอัสทรานซิสเตอร์มีค่าสูงมากซึ่งตัวต้านทานถูกสร้างด้วยมอสเฟต pMOS โดยที่ทรานซิสเตอร์ทุกตัวทำงานในย่านคัทออฟ

รูปที่ 3 แสดงผลการจำลองการทำงานของวงจรรขยายสัญญาณแบบป้อนกลับกระแสที่นำเสนอ ซึ่งแสดงผลการจำลองการป้อนแรงดันอินพุต  $v_{IN+}$  ซึ่งทำการปรับค่าตั้งแต่ 0 โวลต์ ถึง 1 โวลต์ แล้ววัดแรงดันอินพุต  $v_{IN-}$  จากผลการจำลองพบว่าแรงดันอินพุต  $v_{IN-}$  ของวงจรรขยายสัญญาณป้อนกลับกระแสที่นำเสนอมีค่าประมาณเท่ากับแรงดันอินพุต  $v_{IN+}$  หรือ  $v_{IN-} = v_{IN+}$  รูปที่ 4 แสดงผลการตอบสนองความถี่ของวงจรรขยายถ่ายโอนความต้านทาน พบว่าค่าความต้านทานของวงจรรขยายสัญญาณป้อนกลับกระแสแบบไบอัสขาเทมมีค่าเท่ากับ 41  $\Omega$ dB วงจรรขยายสัญญาณป้อนกลับกระแสแบบเกตลอยเสมือนมีค่าเท่ากับ 43.84  $\Omega$ dB และวงจรรขยายสัญญาณป้อนกลับกระแสแบบไบอัสที่ขาบอดี้และเกตลอยเสมือนมีค่าเท่ากับ 40.55  $\Omega$ dB ที่ 10 kHz

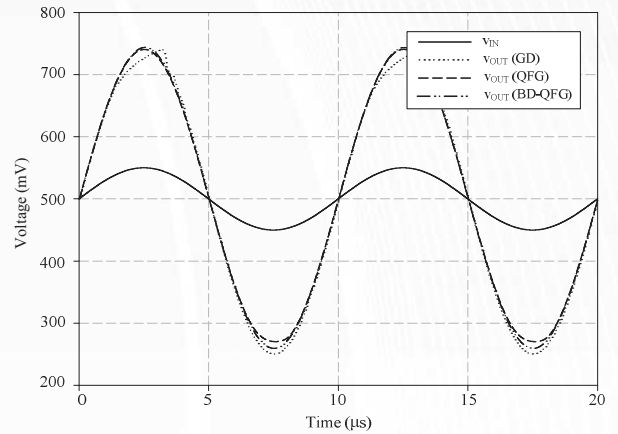


รูปที่ 3 กราฟคุณลักษณะถ่ายโอนทางคิซี

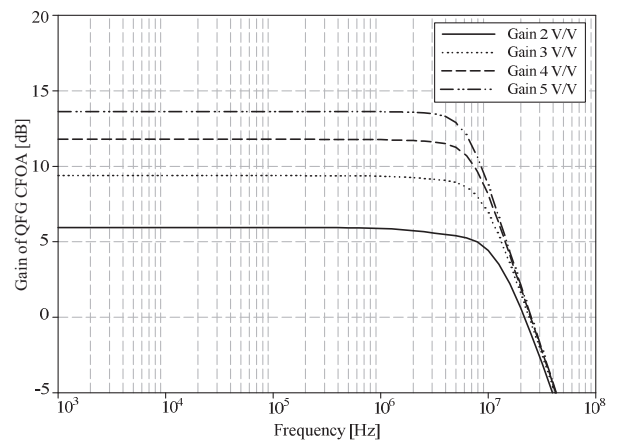
รูปที่ 5 แสดงผลการตอบสนองทางเวลาของวงจรรขยายแบบกลับเฟส เมื่อป้อนสัญญาณไซน์ที่ความถี่ 100 kHz จากผลการทดลองพบว่า สัญญาณเอาต์พุตกลับเฟสกับอินพุต และมีอัตราขยายเท่ากับ 5 เท่า รูปที่ 6 (ก) แสดงผลการตอบสนองความถี่ของวงจรรขยายป้อนกลับกระแสที่ใช้ทรานซิสเตอร์แบบเกตลอยเสมือนซึ่งลักษณะวงจรรขยายกลับเฟส ขณะที่รูปที่ 6(ข) แสดงผลการตอบสนองความถี่ของวงจรรขยายป้อนกลับกระแสที่ใช้ทรานซิสเตอร์ที่ใช้การไบอัสที่ขาบอดี้และเกตลอยเสมือนซึ่งลักษณะวงจรรขยายกลับเฟส ทำการปรับค่าอัตราขยายตั้งแต่ 6.02 dB ถึง 14 dB จากผลการจำลองพบว่าวงจรรที่นำเสนอมีอัตราขยายมีค่าเพิ่มขึ้น ขณะที่แบนด์วิดธ์มีค่าค่อนข้างคงที่



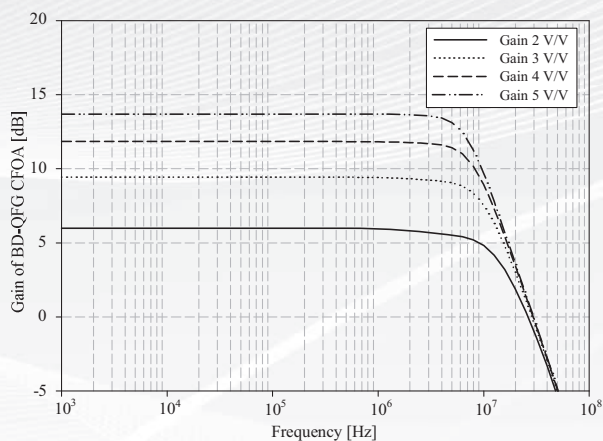
รูปที่ 4 ค่าความต้านทานเอาต์พุต



รูปที่ 5 ผลการตอบสนองทางเวลาของวงจรรขยายแบบกลับเฟส



(ก)



(จ)

รูปที่ 6 ผลการตอบสนองทางความถี่ ที่อัตราขยาย 2- 5 เท่า (ก) CFOA ที่ใช้ QFG และ (ข) CFOA ที่ใช้ BD-QFG

### 5. สรุป

งานวิจัยนี้นำเสนอวงจรรขยายสัญญาณแบบป้อนกลับกระแส ด้วยวิธีการออกแบบให้แรงดันไฟเลี้ยงต่ำ ภาคอินพุตของวงจรถูกนำเสนอได้นำทรานซิสเตอร์แบบเสมือนเกิดลอย และทรานซิสเตอร์แบบป้อนอินพุตที่ขบอดีและเสมือนเกิดลอยมาออกแบบ จากผลการทดลองแสดงให้เห็นว่าวงจรรขยายมีอัตราขยายอิสระจากเบนคิวิตซ์ และวงจรรขยายที่นำเสนอมีกำลังสูญเสียเท่ากับ 80  $\mu$ W

### เอกสารอ้างอิง

[1] A. Soliman, "Applications of the current feedback operational amplifiers" Analog Integrated Circuits and Signal Processing, Vol. 11, 1996, 265–302.

[2] F. J. Lidgley, and K. Hayatleh, "Current-feedback operational amplifiers and applications", Electronics and Communication Engineering Journal, Vol. 9, No. 4, 1997, 176–182.

[3] G. Palumbo, S. Pennisi, "Current-feedback amplifiers versus voltage operational amplifiers", IEEE Transactions on Circuits and Systems I, Fundamental Theory and Applications, Vol. 48, No. 5, May 2001, 617–623.

[4] P. Boonyaporn, W. Nakhlo, K. Vichienchom, V. Kasemsuwan, and H. K. Ahn, 2005. "A Rail to Rail CMOS Current Feedback Operational Amplifier," The Second ECTI Annual Conference 2005, pp. 161-163.

[5] J. Ramirez-Angulo, R. G. Carvajal, J. A. Galan, and A. Lopez-Martin, (2006) "A Free But Efficient Low-Voltage Class-AB

Two-Stage Operational Amplifier," IEEE Transactions on Circuits and Systems II: Express Briefs, Vol. 53, no. 7, July 2006, 568-571.

[6] V. K. Singh, A. K. Singh, D. R. Bhaskar, R. Senani, "New universal biquads employing CFOAs", IEEE Transactions on Circuits and Systems II, Express Briefs, Vol. 53, No. 11, 2006, 1299–1303.

[7] V. Kasemsuwan, and W. Nakhlo, "Simple  $\pm 0.75$  Volt Rail-to-Rail Current Feedback Operational Amplifier and Its Application for Oscillator" Frequenz. Vol. 61, Issue 11-12, DEC 2007, pp. 249–253.

[8] A. J. Lopez-Martin, J. Ramirez-Angulo, R. G. Carvajal, and L. Acosta, "Micropower high current-drive class AB CMOS current-feedback operational amplifier," International Journal of Circuit Theory and Applications, Vol. 39, 2011, 893–903.