

การปรับปรุงเวลาในการทดสอบฮาร์ดดิสก์: การควบคุมกระบวนการด้วยวิธีการทางสถิติ และวิเคราะห์ ความสามารถของกระบวนการ

Hard Disk Test Time Improvement: Statistical Process Control and Process Capability Analysis

อศิธร แก้วภักดี¹ และ สมศักดิ์ ชุ่มช่วย²

¹วิทยาลัยร่วมด้านเทคโนโลยีการบันทึกข้อมูลและการประยุกต์ใช้งาน สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ถนนฉลองกรุง
เขตลาดกระบัง กรุงเทพฯ 10520 โทรศัพท์: 0-2326-4222 ต่อ 114 E-mail: s1068902@kmitl.ac.th

²ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ถนนฉลองกรุง เขตลาดกระบัง
กรุงเทพฯ 10520 โทรศัพท์: 0-2326-4222 ต่อ 114 E-mail: kchsomsa@kmitl.ac.th

บทคัดย่อ

งานวิจัยฉบับนี้จะนำเสนอการปรับปรุงเวลาทดสอบฮาร์ดดิสก์ โดยการวิเคราะห์ข้อมูลจากฐานข้อมูล เวลาที่เครื่องทดสอบฮาร์ดดิสก์ ได้จำลองแบบการควบคุมกระบวนการด้วยวิธีการทางสถิติ (Statistical process control: SPC) และวิเคราะห์ความสามารถของกระบวนการ (Process capability analysis: PCA) ในเครื่องทดสอบฮาร์ดดิสก์ ทำการควบคุมกระบวนการภายในของเครื่องทดสอบฮาร์ดดิสก์ในแต่ละลำดับขั้นตอน (เลือกบางขั้นตอนที่สำคัญ) ทำให้เวลาเฉลี่ยโดยรวมลดลง 12% จากปัจจุบันที่กระบวนการทำได้

คำสำคัญ: การทดสอบฮาร์ดดิสก์, การควบคุมกระบวนการด้วยวิธีการทางสถิติ, วิเคราะห์ความสามารถของกระบวนการ

Abstract

This paper proposes HDD test time reduction by using statistical process control (SPC) and process capability analysis (PCA). Algorithm verification was made upon the collected data of a specific hard disk drive type. By applying the method to a major time-consuming sub-process, the test time could be reduced by 12%.

Keywords: Hard disk testing, SPC, PCA

1. บทนำ

ในการทดสอบตัวฮาร์ดดิสก์เครื่องทดสอบฮาร์ดดิสก์จะใช้เวลานานหลายชั่วโมง ทำให้ต้นทุนการผลิตสูง จึงเป็นแรงผลักดันที่จะต้องทำการปรับปรุงกระบวนการในส่วนนี้เพื่อที่จะทำให้เครื่องทดสอบฮาร์ดดิสก์ใช้เวลาลดลง เช่นเดียวกันก็จะทำให้ต้นทุนของการผลิตลดลงด้วย ความท้าทายอยู่ที่ว่าเป็นการวิเคราะห์ปรับปรุงกระบวนการจากข้อมูลที่อยู่ในระบบฐานข้อมูล (Database system) ข้อมูลที่ได้เป็นเวลาของการทดสอบฮาร์ดดิสก์ในแต่ละลำดับขั้นตอนที่

ได้ถูกบันทึกไว้ ในการทดสอบฮาร์ดดิสก์นั้นในบางอุตสาหกรรมจะแบ่งออกเป็น 3 ส่วนใหญ่ ๆ คือ

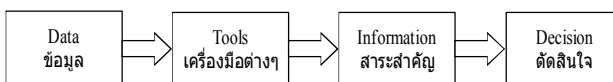
- 1.) Function test การลงไมโครโค้ด และปรับแต่งพารามิเตอร์ เพื่อการเขียน-อ่าน และค้นหาที่ดีที่สุด ใช้เวลาประมาณ 10%
- 2.) SRST เป็นการตรวจพื้นผิวสื่อ และทำการบันทึกตำแหน่งที่บกพร่อง ภายใต้เงื่อนไขที่กดดัน (Squeeze test) ใช้เวลาประมาณ 76%
- 3.) Final test เป็นการทดสอบฟังก์ชันการทำงาน และตามเงื่อนไขของลูกค้า ใช้เวลาประมาณ 14%

ในแต่ละกระบวนการหลักก็จะประกอบด้วยขั้นตอนแยกย่อยออกไปอีกประมาณ 10-15 ขั้นตอน ปัจจุบันกระบวนการทดสอบ SRST ใช้เวลานานที่สุดประมาณ 76% ของกระบวนการทดสอบทั้งหมด ในงานวิจัยฉบับนี้จะมุ่งประเด็นความสนใจไปที่กระบวนการ SRST ทำการวิเคราะห์ข้อมูลที่ได้มาจากกระบวนการนี้เพื่อหาสาเหตุและความเป็นไปได้ที่จะทำการปรับปรุงเวลาของกระบวนการทดสอบฮาร์ดดิสก์

2. การควบคุมกระบวนการ

2.1 สถิติเบื้องต้น

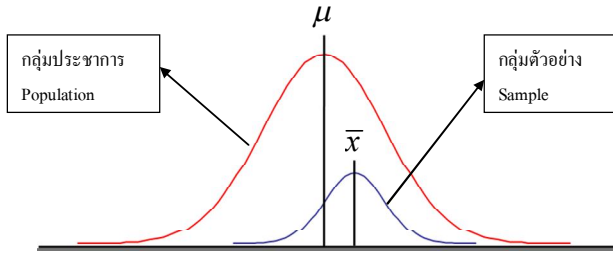
สถิติ (Statistics) คือการเก็บข้อมูลส่วนน้อยเรียกว่าตัวอย่างมาช่วยในการคาดการณ์ข้อมูลส่วนมากเรียกว่าประชากรที่ไม่อาจจะหาค่าที่ต้องการทราบได้หมด



รูปที่ 1 ขั้นตอนการวิเคราะห์ข้อมูลทางสถิติ

สถิติก็มีสถานะเป็นเพียงเครื่องมือในรูปแบบหนึ่ง ที่ใช้ในการเปลี่ยนข้อมูลดิบที่มีอยู่ไปสู่สาระสำคัญ เพื่อให้ผู้ที่มีหน้าที่หรือ

อำนาจใช้ในการตัดสินใจ ซึ่งก็ไม่จำเป็นว่าต้องตัดสินใจตามสาระนั้นเสมอไป [1, 2] จากรูปที่ 2 เปรียบเทียบการกระจายของข้อมูลของประชากรและของกลุ่มตัวอย่าง จะเห็นว่ากลุ่มตัวอย่างจะมีความใกล้เคียงกับประชากร ภายใต้งื่อนไขการเก็บตัวอย่างที่ถูกต้อง สิ่งที่ใช้อธิบายประชากรเราจะเรียกว่า “Population Parameter” μ = ค่าเฉลี่ยประชากร, σ = ค่าความเบี่ยงเบนมาตรฐานประชากร ส่วนของกลุ่มตัวอย่างเราจะเรียกว่า “Sample Statistics” \bar{X} = ค่าเฉลี่ยกลุ่มตัวอย่าง, S = ค่าความเบี่ยงเบนมาตรฐานตัวอย่าง



รูปที่ 2 เปรียบเทียบกลุ่มของประชากร และตัวอย่าง

2.2 การวิเคราะห์ข้อมูล

สามารถที่จะใช้กลุ่มของข้อมูลที่มีอยู่ในการอธิบายตัวอย่าง (Sample) หรือประชากร (Population) ให้มองเห็นภาพได้ดีที่สุด เราจึงต้องให้ความสนใจในวิธีการที่เราใช้ในการอธิบายข้อมูลดังกล่าว วิธีที่ใช้วัดหรืออธิบายข้อมูลเราเรียกว่า “ค่าแนวโน้มสู่ศูนย์กลาง (Central tendency)” มีค่าทางสถิติอยู่ 3 ค่าที่ใช้ในการอธิบายคือ ค่าเฉลี่ย (Mean)

$$\bar{X} = \frac{\sum_{i=1}^n X_i}{n} \quad (1)$$

ค่ามัธยฐาน (Median) และค่าฐานนิยม (Mode) จะต้องมีวิธีการห่าก่อนว่าข้อมูลมีความเบี่ยงเบน โดยธรรมชาติ เพราะจะมีผลต่อค่าแนวโน้มสู่ศูนย์กลาง พิจารณาคุณภาพของข้อมูลโดยดูขนาดของความเบี่ยงเบนหรือที่เรียกว่า “การกระจาย (Dispersion)” โดยสามารถวัดได้ด้วยตัวสถิติหลายตัวด้วยกัน อาทิเช่น ค่าพิสัย (Range) ค่าความเบี่ยงเบนมาตรฐาน (Standard deviation) ค่าความแปรปรวน (Variance) เป็นต้น ซึ่งสามารถคำนวณหาได้ดังสมการด้านล่างตามลำดับ [3]

ค่าพิสัย (Range)

$$R = X_{\max} - X_{\min} \quad (2)$$

ค่าความเบี่ยงเบนมาตรฐาน (Standard deviation)

$$S = \sqrt{\frac{\sum_{i=1}^n (X_i - \bar{X})^2}{n-1}} \quad (3)$$

ค่าความแปรปรวน (Variance)

$$S^2 = \frac{\sum_{i=1}^n (X_i - \bar{X})^2}{n-1} \quad (4)$$

2.3 การควบคุมกระบวนการด้วยวิธีการทางสถิติ

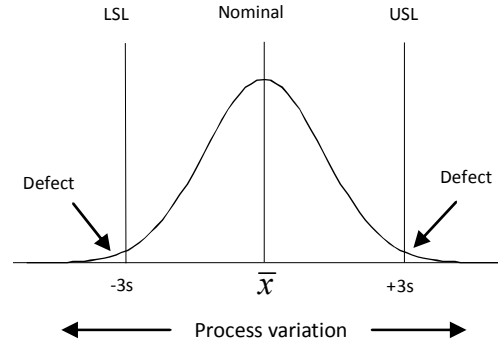
วัตถุประสงค์สถิติในการควบคุมกระบวนการผลิตเพื่อทำการปรับปรุงและการตรวจสอบคุณภาพของผลิตภัณฑ์หรือกระบวนการ โดย

พิจารณากระบวนการที่สภาวะที่มีเสถียรภาพ หรือได้รับการควบคุมเมื่อเวลาผ่านไปข้อมูลที่ได้อาจจากการวัดจะมีการกระจายแบบปกติ (Normal distribution) ก็จะสามารกำหนดเส้นพิักควบคุมกระบวนการ ยกตัวอย่างเช่นการกำหนดเส้นพิักควบคุม (Specification limit) ของกระบวนการ

$$USL = \bar{X} + 3S \quad (5)$$

$$CL = \bar{X} \quad (6)$$

$$LSL = \bar{X} - 3S \quad (7)$$



รูปที่ 3 มาตรฐานการควบคุมกระบวนการที่ระดับ 6σ

เป็นมาตรฐานที่นิยมใช้กำหนดเส้นพิักควบคุม จะให้ระดับความเชื่อมั่น (Confidence interval) ที่ 99.73%

2.4 การวิเคราะห์ความสามารถของกระบวนการ

ดัชนีแสดงความสามารถ (Capability index) ในการตัดสินใจเกี่ยวกับประชากรนั้นมักจะคำนึงถึงค่าความเบี่ยงเบนของประชากรอยู่ในช่วงที่ยอมให้เกิด ตัววัดความเบี่ยงเบนของข้อมูลจากประชากรเมื่อเทียบกับขนาดของความเบี่ยงเบนที่ยอมให้เกิดแล้ว เรียกว่า “ดัชนีแสดงความสามารถของกระบวนการ C_p (Process capability index)” [1]

$$C_p = \frac{USL - LSL}{6s} \quad (8)$$

ถ้าการวัดโดยคำนึงค่าที่ควรจะเป็นของกลุ่มตัวอย่างด้วยจะเรียกว่า “ดัชนี C_{pk} ” เมื่อคำนึงถึงประชากรแทนด้วย μ หรือกลุ่มตัวอย่างแทนด้วย \bar{X} สามารถหาค่าดัชนีความสามารถของกระบวนการได้ดังสมการด้านล่าง

$$C_{pu} = \frac{USL - \bar{X}}{3s} \quad (9)$$

$$C_{pl} = \frac{\bar{X} - LSL}{3s} \quad (10)$$

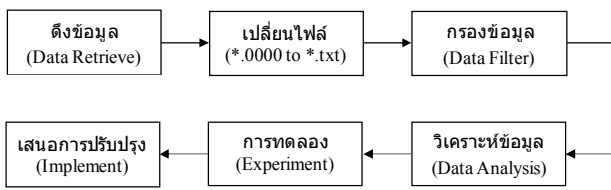
เพราะฉะนั้นจะได้

$$C_{pk} = \min(C_{pu}, C_{pl}) \quad (11)$$

3. การทดลองและผล

ในงานวิจัยนี้ได้ทำการศึกษาข้อมูลที่ได้จากการทดสอบฮาร์ดดิสก์ SRST ของเครื่องทดสอบ เป็นข้อมูลการทดสอบ

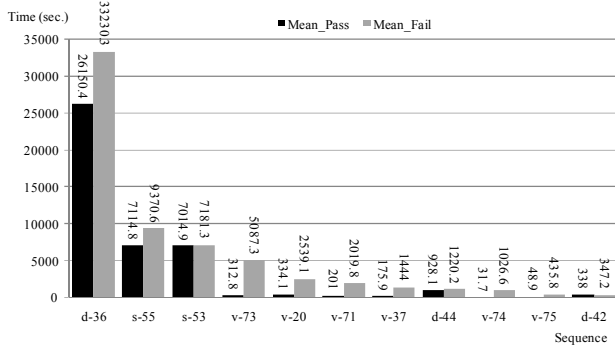
ฮาร์ดดิสก์ความจุ 320 กิกะไบต์ รูปที่ 4 ด้านล่างนี้เป็นลำดับขั้นตอนการทำงานวิจัย แบบจำลอง (Simulation) การทดลองข้อมูลทางสถิติในงานวิจัยฉบับนี้จะใช้โปรแกรม Minitab ช่วยในการวิเคราะห์ข้อมูล



รูปที่ 4 ขั้นตอนการดำเนินงาน

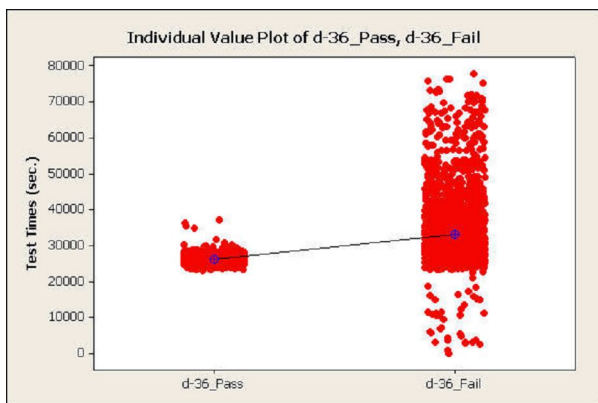
3.1 ข้อมูลและการกรองข้อมูล

ข้อมูลที่ได้มาจากฐานข้อมูล หนึ่งไฟล์ก็คือข้อมูลการทดสอบฮาร์ดดิสก์หนึ่งตัว ภายในก็จะประกอบด้วยผลการทดสอบมากมาย แต่ข้อมูลที่เราสนใจคือขั้นตอนของการทดสอบ และเวลาที่ใช้ของแต่ละขั้นตอน



รูปที่ 5 กราฟ Pareto ลำดับขั้นตอนที่สำคัญ

จาก Pareto chart เลือกขั้นตอน d-36 นำมาวิเคราะห์ทดลองการปรับปรุงกระบวนการ เพราะเป็นขั้นตอนที่มีความสำคัญมากที่สุดคือเวลาที่ใช้ในขั้นตอน d-36 นานที่สุด สังเกตเห็นว่ามีความแตกต่างระหว่างสองกลุ่มงาน ที่ได้จากการเก็บข้อมูลแบ่งออกเป็น 2 กลุ่มคือ กลุ่มของฮาร์ดดิสก์ที่ผ่านการทดสอบ (Pass) และกลุ่มของข้อมูลของฮาร์ดดิสก์ที่ไม่ผ่านการทดสอบ (Fail)



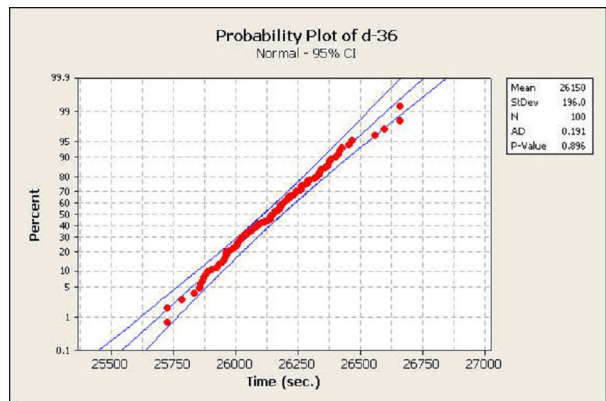
รูปที่ 6 ความแตกต่างระหว่างสองกลุ่มข้อมูลคือ Pass และ Fail

จากรูปที่ 6 แสดงให้เห็นความแตกต่างมากยิ่งขึ้น โดยการ ทำ Individual value plot จะเห็นค่าความแปรปรวนและค่าพิสัย ของกลุ่ม

ข้อมูลทั้งสองกลุ่ม ด้วยเหตุนี้กลุ่มงานที่ไม่ผ่านการทดสอบ จึงเป็นสาเหตุที่ทำให้เครื่องทดสอบใช้เวลาทดสอบนาน ดังนั้นจึงใช้กลุ่มงานที่ผ่านการทดสอบ จะเป็นตัวกำหนดค่าทางสถิติในการปรับปรุงกระบวนการ เหมือนจำลองให้อยู่ในสภาวะที่กระบวนการมีความเสถียร คือพิจารณาจากกลุ่มงานคั่นเอง ถึงแม้ว่ากระบวนการจะไม่ได้ถูกควบคุมก็ตามที

3.2 วิเคราะห์ข้อมูล

ทดสอบการกระจายของข้อมูล ด้วยการทดสอบสถิติของกลุ่มย่อยจากตัวอย่างงานที่ได้ทำการสุ่ม ในที่นี้ใช้โปรแกรม Minitab จะมีค่าที่บ่งบอกการกระจายแบบปกติคือ (ดังรูปที่ 7 ค่า P-value = 0.896) ค่า P-value > 0.05 แสดงว่าข้อมูลมีการกระจายแบบปกติ ถ้า P-value < 0.05 แสดงว่าข้อมูลมีการกระจายแบบไม่เป็นปกติ

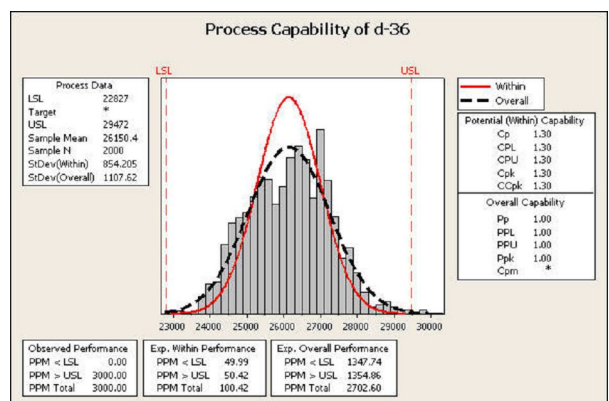


รูปที่ 7 ทดสอบการกระจายแบบปกติของข้อมูล โดย Probability plot

3.3 การทดลองกำหนดพิกัดควบคุม

และวิเคราะห์ความสามารถของกระบวนการ

ใช้โปรแกรม Minitab จำลองคำนวณหาความสามารถของกระบวนการ ในขั้นตอน d-36 จากเส้นพิกัดควบคุมที่คำนวณได้ โดยใช้ระดับมาตรฐานที่ 6σ หรือด้วยความเชื่อมั่นที่ 99.73%



รูปที่ 8 ความสามารถของขั้นตอน d-36 ที่ระดับคุณภาพ 6σ

ค่าความสามารถของกระบวนการ C_{pk} ในขั้นตอน d-36 เท่ากับ 1.30 และมีสัดส่วนของเสียที่ $PPM_{Total} = 3000$ หรือ 0.3% ที่เป็นข้อมูลที่ได้เข้าไป (Observation performance), ทั้งนี้ก็ยังมีภาระประมาณค่าของ PPM แบบระยะสั้น (Within performance) PPM_{Total}

= 0.01% และแบบระยะยาว (Overall performance) $PPM_{Total} = 0.27\%$

ในตารางที่ 1 เป็นผลการทดลองการควบคุมขั้นตอน d-36 ด้วยพิกัดควบคุมที่ระดับคุณภาพต่างๆ เปรียบเทียบเวลาที่เฉลี่ยที่ได้ ค่าดัชนีความสามารถของกระบวนการ และสัดส่วนบกพร่องที่เกิดขึ้น

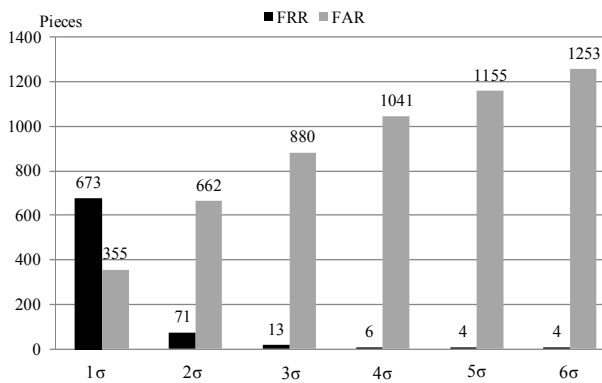
ก่อนและหลังการกำหนดพิกัดควบคุมขั้นตอน d-36 ใช้เวลาเฉลี่ย 8.25 ชั่วโมง และ 7.37 ชั่วโมง ตามลำดับ เวลาที่ลดลงคิดเป็นเปอร์เซ็นต์ประมาณ 12%

ดัชนีความสามารถของกระบวนการจะสูงขึ้นตามพิกัดควบคุมระดับคุณภาพ หรือเพราะว่าเป็นการขยายความเบี่ยงเบนที่ยอมให้เกิด เพื่อรองรับความเบี่ยงเบนของประชากร

สัดส่วนบกพร่องจะไม่เกิดขึ้นที่พิกัดควบคุมระดับคุณภาพค่าสูงๆ เพราะเป็นการขยายความเบี่ยงเบนที่ยอมให้เกิด ดังนั้นความน่าจะเป็นที่จะเกิดของเสียก็ไม่มี

ตารางที่ 1 ผลการทดลองควบคุมขั้นตอน d-36 ด้วยพิกัดควบคุม

ระดับคุณภาพ	ดัชนี C_{pk}	เวลาเฉลี่ย (d-36) (ชั่วโมง)	สัดส่วนบกพร่อง (ppm)		พิกัดควบคุม	
			ด้าน LSL	ด้าน USL	LSL	USL
6σ	2.59	7.51	0.00	0.00	19505	32794
5σ	2.61	7.46	0.00	0.00	20612	31687
4σ	1.73	7.41	0.00	0.00	21720	30579
3σ	1.30	7.34	0.00	3000	22827	29472
2σ	0.86	7.26	12000	20000	23935	28364
1σ	0.43	7.26	183000	152000	25042	27257



รูปที่ 9 เปรียบเทียบ FRR และ FAR ของแต่ละระดับคุณภาพ

เมื่อทำการทดลองโดยกำหนดพิกัดควบคุมกระบวนการ ในแต่ละระดับคุณภาพ จะทำให้ได้จำนวนงานดีที่ถูกระบุว่าเป็นงานเสีย (FRR) มีอัตราที่ลดลงเมื่อพิกัดควบคุมระดับคุณภาพของกระบวนการมีค่ามากขึ้น จะแตกต่างกันกับจำนวนงานเสียที่ถูกระบุว่าเป็นงานดี (FAR) จะเพิ่มขึ้น แสดงให้เห็นดังรูปที่ 9 ถึงอย่างไรยังมีขั้นตอนถัดไปที่จะระบุกลุ่ม FAR ว่าเป็นกลุ่มงานเสียได้ จากขั้นตอนการทำงานจริง

4. สรุป

การประเมินความสามารถของกระบวนการในปัจจุบันที่เรานักศึกษา แสดงให้เห็นว่าขั้นตอน d-36 สามารถใช้เวลาลดลงเฉลี่ย 12% เมื่อกำหนดพิกัดการควบคุมกระบวนการ คาดว่าเวลาของ

กระบวนการทดสอบฮาร์ดดิสก์ SRST โดยรวมจะสามารถลดลงอีก หากมีการปรับปรุงในขั้นตอนอื่นๆ ซึ่งจะเป็นกรณีศึกษาในขั้นต่อไป

จากกระบวนการที่ได้ทำการศึกษาพบว่า ข้อมูลบางอย่างที่ได้บันทึกไว้ในระบบฐานข้อมูล ควรจะทำให้เกิดความสนใจจากบุคคลที่มีอำนาจในการตัดสินใจ เพื่อการปรับปรุงกระบวนการ หรือคุณภาพของผลิตภัณฑ์ในองค์กรอย่างต่อเนื่อง เพื่อให้เกิดประโยชน์ต่อกันในด้านคุณภาพของผลิตภัณฑ์ การลดค่าใช้จ่ายในการผลิตที่ดีและอื่นๆ ที่ขึ้นอยู่กับการนำไปใช้งาน

5. กิตติกรรมประกาศ

งานวิจัยฉบับนี้ได้รับทุนสนับสนุนจาก วิทยาลัยร่วมด้านเทคโนโลยีการบันทึกข้อมูลและการประยุกต์ใช้งาน สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง และศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ สำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติ เลขที่ HDD-01-51-011M. ขอขอบคุณ บริษัทอิตาซี โกลบอลสตอเรสเทคโนโลยี (ประเทศไทย) จำกัด ที่ได้ให้การสนับสนุนสถานที่ทำงานและข้อมูลในการทำวิจัย

เอกสารอ้างอิง

- [1] กิตติศักดิ์ พลอยพานิชเจริญ, “การวิเคราะห์ความสามารถของกระบวนการ ประมวลผลด้วย Minitab (Process capability analysis: PCA)”, กรุงเทพฯ สมาคมส่งเสริมเทคโนโลยี (ไทย-ญี่ปุ่น), 2551
- [2] นลอง สีแก้วล้วน, “เว็บไซต์แห่งการเรียนรู้เกี่ยวกับสถิติเชิงประยุกต์” www.Statistics.ob.tc.
- [3] กิตติศักดิ์ พลอยพานิชเจริญ, “สถิติสำหรับงานวิศวกรรม”, กรุงเทพฯ สมาคมส่งเสริมเทคโนโลยี (ไทย-ญี่ปุ่น), 2540
- [4] ธาณิชกร ศิลป์จารุ, “การวิจัยและวิเคราะห์ข้อมูลทางสถิติด้วย SPSS”, พิมพ์ครั้งที่ 9 กรุงเทพฯ, บิสซิเนสฮาร์วาร์ด, 2551
- [5] K. Rezaie, B. Ostadi and M.R. Taghizadeh. “Application of Process Capability and Process Performance Indices” Journal of Applied Sciences 6(5): 1186-1191, 2006.

ประวัติผู้เขียนบทความ



นายอดิศร แก้วภักดี การศึกษาปริญญาตรี สาขาวิศวกรรมอิเล็กทรอนิกส์ สจล. ปีการศึกษา 2547, ทำงานตำแหน่งวิศวกร Magnecomp Precision Technology PCL., จังหวัดพระนครศรีอยุธยา ปี พ.ศ. 2547-2551, ปัจจุบันกำลังศึกษาปริญญาโท สาขาเทคโนโลยีการบันทึกข้อมูล สจล.



รศ.ดร. สมศักดิ์ ชุมช่วย การศึกษาปริญญาตรี โท สาขาวิศวกรรมอิเล็กทรอนิกส์ สจล. ปีการศึกษา 2525 และ 2529 ตามลำดับ การศึกษาปริญญาเอก สาขาวิศวกรรมไฟฟ้า Imperial College, University of London ปีการศึกษา 2535, ปัจจุบันเป็นอาจารย์ประจำภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สจล.